

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DIALOG(R)File 352:Derwent WPI

(c) 2003 Thomson Derwent. All rts. reserv.

010294511 **Image available**

WPI Acc No: 1995-195771/199526

Related WPI Acc No: 1994-350951

XRPX Acc No: N95-153687

Grey level select circuit for active matrix type display driver - has oscillating signal generator for receiving number of original oscillating signals and generating corresp output signal from number of original oscillating signals

Patent Assignee: SHARP KK (SHAF)

Inventor: OKADA H; SEO M; YAMAMOTO Y; TANAKA K

Number of Countries: 008 Number of Patents: 007

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 655726	A1	19950531	EP 94307896	A	19941027	199526 B
TW 306998	A	19970601	TW 94109334	A	19941007	199737
US 5673061	A	19970930	US 94234375	A	19940428	199745
			US 94330385	A	19941027	
			US 96708784	A	19960909	
CN 1122934	A	19960522	CN 94118510	A	19941125	199746
EP 655726	B1	19990908	EP 94307896	A	19941027	199941
DE 69420520	E	19991014	DE 620520	A	19941027	199949
			EP 94307896	A	19941027	
KR 150262	B1	19981015	KR 9431614	A	19941125	200026

Priority Applications (No Type Date): JP 93297103 A 19931126; JP 93113465 A 19930514

Cited Patents: 1.Jnl.Ref; EP 171547; EP 433054; EP 515191; EP 624862; JP 5100635

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 655726	A1	E	46	G09G-003/36	
Designated States (Regional): DE FR GB NL					
US 5673061	A		39	G09G-003/36	CIP of application US 94234375 Cont of application US 94330385
EP 655726	B1	E		G09G-003/36	
Designated States (Regional): DE FR GB NL					
DE 69420520	E			G09G-003/36	Based on patent EP 655726
KR 150262	B1			G02F-001/136	
TW 306998	A			G09G-003/18	
CN 1122934	A			G09G-003/36	

Abstract (Basic): EP 655726 A

The display driver includes circuits to produce grey levels related to the input data. The driver has an oscillating signal generator that selects a signal from a set of input oscillating signals. The original signals (t1-t7) are input to a number of AND gates (BG1-BG7). The video data has three bits used to form a 0-7 code that is also applied (0 - 7) to the AND gates.

The outputs of the AND gates are fed to an OR gate (CG) to produce

an output signal (T) and its inverse. A grey scale circuit provides a choice of grey scale values selected by the video data.

ADVANTAGE - Simpler configuration of driving circuit and its size can be minimised while can display image with multiple gray scales in accordance to multi-bit video data.

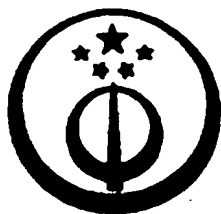
Dwg.8/25

Title Terms: GREY; LEVEL; SELECT; CIRCUIT; ACTIVE; MATRIX; TYPE; DISPLAY; DRIVE; OSCILLATING; SIGNAL; GENERATOR; RECEIVE; NUMBER; ORIGINAL; OSCILLATING; SIGNAL; GENERATE; CORRESPOND; OUTPUT; SIGNAL; NUMBER; ORIGINAL; OSCILLATING; SIGNAL

Derwent Class: P81; P85; T04; U14

International Patent Class (Main): G02F-001/136; G09G-003/18; G09G-003/36

File Segment: EPI; EngPI



[12] 发明专利申请公开说明书

[21]申请号 94118510.9

[51]Int.Cl⁶

G09G 3/36

[43]公开日 1996年5月22日

[22]申请日 94.11.25

[30]优先权

[32]93.11.26[33]JP[31]297103/93

[71]申请人 夏普株式会社

地址 日本大阪府

[72]发明人 岡田久夫 山本裕司 瀬尾光彦
田中邦明

[74]专利代理机构 上海专利商标事务所

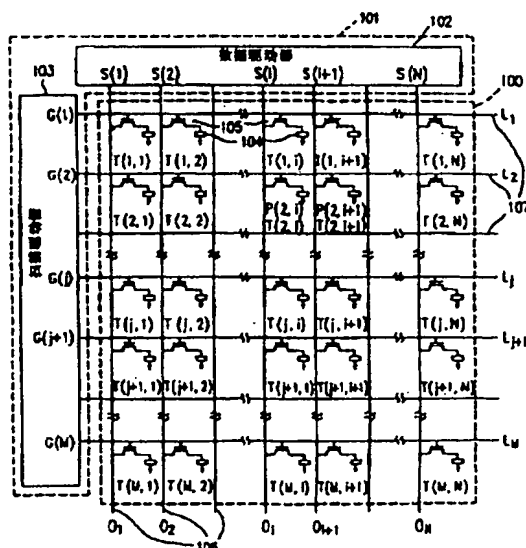
代理人 沈昭坤

权利要求书 4 页 说明书 36 页 附图页数 25 页

[54]发明名称 显示设备的驱动电路

[57]摘要

一种显示器驱动电路包括：振动信号发生部件，用以接收原振动信号并根据图像数据被选位产生振动信号 T ；倒相部件，用以把 T 倒相而产生振动信号 T —bar；灰度电压指定部件，用以根据图像数据被选位之外的位产生指定第一和第二灰度电压的灰度电压指定信号；以及输出部件，用以根据 T 和 T —bar，把指定的第一和第二灰度电压输出至数据线。每个原振动信号具有在一周期中持续时间不同的第一和第二电平值，并根据图像数据相应的位对各第一电平值的持续时间进行加权。



权 利 要 求 书

1. 一种用以驱动显示设备的驱动电路, 这种设备包括了象素以及把电压加至象素的数据线, 而且这种设备能根据多位的图象数据以多个灰度来显示图象, 驱动电路包括:

振动信号发生装置, 用以接收多个原振动信号, 并用以由多个原振动信号根据从多个图象信号位中被选位所表示的值产生一个振动信号 T ;

倒相装置, 用以把振动信号 T 倒相, 产生一个振动信号 $T\text{—bar}$;

灰度电压指定装置, 用以产生灰度电压指定信号, 该信号根据多个图象数据位中被选位之外的位所表示的值, 从灰度电压供给装置提供的多个灰度电压中, 指定出第一灰度电压和第二灰度电压; 以及

输出装置, 用以根据振动信号 T 和振动信号 $T\text{—bar}$, 把由灰度电压指定信号所指定的第一灰度电压和第二灰度电压输出至数据线,

其特征在于, 多个原振动信号中的每一个信号具有一个第一电平值与一个第二电平值, 而多个原振动信号在一个周期中具有第一电平值的各个持续时间是互不相同的, 根据多个图象数据位的相应位, 来对在多个原振动信号具有第一电平值的各个持续时间的长度进行加权。

2. 按权利要求 1 的一种驱动电路, 其特征在于, 第一灰度电压和第二灰度电压是多个灰度电压中相邻的二个电压。

3. 按权利要求 1 的一种驱动电路, 其特征在于, 多个振动信号具有各自互不相同的占空比。

4. 按权利要求 3 的一种驱动电路, 其特征不在于, 多种振动信号中至少有一个是倒相信号, 由把多种振动信号中的另一个信号倒相而得到它。

5. 按权利要求 3 的一种驱动电路, 其特征不在于, 多种振动信号包括具有占空比分别为 $8:0$ 、 $7:1$ 、 $6:2$ 、 $5:3$ 、 $4:4$ 、 $3:5$ 、 $2:6$ 和 $1:7$ 的振动信号。

6. 按权利要求 1 的一种驱动电路, 其特征不在于, 图象数据包括 $(X+Y)$ 位, 这里每个 X 和 Y 都是正整数,

灰度电压指定装置产生 (2^X+1) 种灰度电压指定信号, 用以从多个灰度电压中指定 2^X 对第一灰度电压和第二灰度电压,

振动信号发生装置产生 2^Y 种振动信号 T , 从而

在由灰度电压指定装置指定的第一灰度电压和第二灰度电压之间产生 (2^Y-1) 种平均电平各不相同的内插电压, 因此, 以 $2^{(X+Y)}$ 个灰度来显示图象。

7. 按权利要求 1 的一种驱动电路, 其特征不在于, 多种原振动信号的个数等于在图象数据的多位中被选位的个数。

8. 一种用以驱动显示设备的驱动电路, 该显示设备包括象素和把电压加至象素的数据线, 并且该显示设备根据由多位构成的图象数据, 以多个灰度来显示图象, 该驱动电路包括:

控制信号发生装置, 用以根据由多位构成的图象数据产生出多种控制信号; 以及

多个开关装置, 对于多个开关装置中的每一个开关装置, 加上多种控制信号中相应的一种控制信号以及由灰度电压发生装置产生的多个灰度电压中相应的一个灰度电压, 根据加至控制装置的控制信号, 经由开关装置把供给开关装置的灰度电压输出至数据线, 其特征不在于, 控制信号发生装置包括:

振动信号发生装置, 用以接收多种原振动信号, 并根据由图象

数据的多位中被选位所表示的值，由多种原振动信号产生出一个振动信号 T ；

倒相装置，用以对振动信号 T 倒相而产生一个振动信号 $T\text{—bar}$ ；

灰度电压指定装置，用以产生灰度电压指定信号，该信号根据图象数据多位中被选位之外的位所表示的值，在由灰度电压供给装置供给的多个灰度电压中指定出第一灰度电压和第二灰度电压；以及

输出装置，用以输出第一控制信号至开关装置和输出第二控制信号至开关装置，第一控制信号以占空比大体上等于振动信号 T 的占空比作振动，而在它被送至的开关装置上加有由灰度电压指定信号指定的第一灰度电压，第二控制信号以占空比大体上等于振动信号 $T\text{—bar}$ 的占空比作振动，而在它被送至的开关装置上加有由灰度电压指定信号指定的第二灰度电压，其特征不在于，多个原振动信号中的每一个信号有一个第一电平值和一个第二电平值，多个原振动信号中的各个信号在一个周期中具有第一电平值的各自的持续时间互不相同，该持续时间的长度要根据图象数据的多位中相应的位来加权。

9. 按权利要求 8 的一种驱动电路，其特征不在于，第一灰度电压和第二灰度电压是多个灰度电压中相邻的二个电压。

10. 按权利要求 8 的一种驱动电路，其特征不在于，多种振动信号中的至少一个信号是倒相信号，由多种振动信号中的另一个加以倒相而得到它。

11. 按权利要求 8 的一种驱动电路，其特征不在于，多个振动信号包括分别具有占空比为 $8:0$ 、 $7:1$ 、 $6:2$ 、 $5:3$ 、 $4:4$ 、 $3:5$ 、 $2:6$ 和 $1:7$ 的振动信号。

12. 按权利要求 8 的一种驱动电路，其特征不在于，图象数据包

括 $(X+Y)$ 位，这里每个 X 和 Y 都是正整数，

灰度电压指定装置产生 (2^X+1) 种灰度电压指定信号，用以从多个灰度电压中指定 2^X 对第一灰度电压和第二灰度电压，

振动信号发生装置产生 2^Y 种振动信号 T ，从而

在由灰度电压指定装置指定的第一灰度电压和第二灰度电压之间产生 (2^Y-1) 种平均电平各不相同的内插电压，因此，以 $2^{(X+Y)}$ 个灰度来显示图象。

13. 按权利要求8的驱动电路，其特征在于，原振动信号的种数等于在图象数据的多位中被选位的个数。

14. 按权利要求8的驱动电路，其特征在于，开关装置是一个模拟开关。

说明书

显示设备的驱动电路

本发明涉及显示设备的驱动电路。本发明特别涉及根据数字图象信号以多个灰度显示图象的有源矩阵型液晶显示设备的驱动电路。

有源矩阵型液晶显示设备包括一显示板以及一驱动该显示板的驱动电路。显示板包括一对玻璃基片以及在这对玻璃基片之间形成的液晶层。在这对玻璃基片的一片上面，制作了多根选通线和多根数据线。对于显示板内的每根数据线，都配备了驱动电路，而驱动电路把一个驱动电压加到显示板的液晶层。驱动电路包括一个门驱动器和一个数据驱动器，用门驱动器对于每一根选通线来选择与选通线和数据线相连的多个开关元件，而用数据驱动器借助于已选择开关元件把与图象相应的图象信号加至象素电极。

图 21 示出了现有技术的驱动电路中数据驱动器的一部分的结构。图 21 中的电路 210 把一个图象信号输至多根数据线中的一根。这样，数据驱动器所需的电路 210 的个数与在显示板中提供的数据线的根数相等。为解释简单起见，这里假设图象数据包括三位 (D_0, D_1, D_2)。由于作了这样的假设，图象数据可以具有 0 至 7 这 8 种值，而加至每个象素的信号电压是 V_0 至 V_7 这八个值中的一个。

电路 210 包括一个取样触发器 M_{SMP} 、一个保持触发器 M_H 、一个解码器 DEC 以及模拟开关 ASW_0 — ASW_7 。对于模拟开关 ASW_0 — ASW_7 中每一个，加上与 8 个各不相同的外源电压 V_0 — V_7 值中的一个值相应的电压。此外，把从解码器 DEC 来的控制信号 S_0 — S_7 也分别地加至模拟开关 ASW_0 — ASW_7 。用控制信号 S_0 — S_7 中的每个

信号来切换模拟开关的通/断状态。

其次,来描述电路 210 的工作过程。在相应于第 n 个象素的取样脉冲 T_{SMPn} 的上升沿,取样触发器 M_{SMP} 得到了图象数据 (D_0, D_1, D_2) ,并将图象数据保持在其中。在对于一个水平期完成了这样的图象数据采样后,把一个输出脉冲信号 OE 加至保持触发器 M_H 。由于接收到了输出脉冲信号 OE ,保持触发器 M_H 从取样触发器 M_{SMP} 得到图象数据 (D_0, D_1, D_2) ,并把该图象数据传送给解码器 DEC 。

解码器 DEC 对图象数据 (D_0, D_1, D_2) 进行解码,并根据图象数据 (D_0, D_1, D_2) 的相应值 $(0-7)$ 产生一个控制信号,接通模拟开关 ASW_0-ASW_7 中的一个。结果,外源电压 V_0-V_7 中的一个被输出至数据线 O_n 。举例来说,在保持触发器 M_H 中保持的图象数据值为 3 时,解码器 DEC 输出一个控制信号 S_3 ,该信号接通模拟开关 ASW_3 。结果,模拟开关 ASW_3 处于“通”状态,而把外源电压 V_0-V_7 中的 V_3 输出至数据线 O_n 。

这种现有技术的数据驱动器包含了这样一个问题,即当图象数据的位数增加时,电路结构变得更加复杂,而电路的尺寸也更加增大。这是由于现有技术的数据驱动器所需要的灰度电压的个数等于被显示的灰度的个数。举例来说,在为了显示有 16 个灰度的图象,图象数据包括 4 位的情形下,所需的灰度电压的个数是 $2^4=16$ 。类似地,在为了显示有 64 个灰度的图象,图象数据包括 6 位的情形下,所需的灰度电压的个数为 $2^6=64$ 。在为了显示有 256 个灰度的图象,图象数据为 8 位的情形下,所需的灰度电压的个数为 $2^8=256$ 。如上面所描述的,当图象数据的位数增加时,现有技术的数据驱动器需要许多个灰度电压。这就使电路结构变得很复杂,并且增大了电路的尺寸。此外,电压源电路与模拟开关之间的互连也变得复杂了。

由于上述理由,这种现有技术的数据驱动器的实际应用只限于

3 位图象数据或 4 位图象数据。

为了解决现有技术中的这些问题,在日本公开特许公报 NO. 4—136983、NO. 4—140787 和 NO. 6—27900 中提出了驱动显示设备的方法和电路。

图 22 示出了在日本公开特许公报 NO. 6—27900 中公开的驱动电路的一部分的结构。图 22 中的电路 220 输出一图象信号至多根数据线中的一根。数据驱动器需要的电路 220 的个数应等于在显示板中提供的数据线的根数。这里假设图象数据包括 6 位($D_0, D_1, D_2, D_3, D_4, D_5$)。由于作了这一假设,因此图象数据可以具有 0—63 的 64 个值,而加到每个象素的信号电压是 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} 这 9 个灰度电压以及由灰度电压 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} 产生的多个内插电压中的一个。

电路 220 包括一个取样触发器 M_{SMP} 、一个保持触发器 M_H 、一个选择控制电路 SCOL 以及模拟开关 $ASW_0—ASW_8$ 。对于模拟开关 $ASW_0—ASW_8$ 中的每一个开关,加上电平各不相同的灰度电压 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} 中相应的一个电压。来自选择控制电路 SCOL 的控制信号 $S_0, S_8, S_{16}, S_{24}, S_{40}, S_{48}, S_{56}$ 和 S_{64} 被分别加至模拟开关 $ASW_0—ASW_8$ 。每个控制信号用来切换模拟信号的通/断状态。

把时钟信号 t_1, t_2, t_3 和 t_4 加至选择控制电路 SCOL。如图 23 所示,时钟信号 t_1, t_2, t_3 和 t_4 的占空比各不相同。选择控制电路 SCOL 接收 6 位图象数据 d_5, d_4, d_3, d_2, d_1 和 d_0 , 并根据接收到的图象数据,输出控制信号 $S_0, S_8, S_{16}, S_{24}, S_{32}, S_{40}, S_{48}, S_{56}$ 和 S_{64} 中的一个信号。选择控制电路 SCOL 的输入和输出之间的关系靠采用一张逻辑表来确定。

表 1 示出选择控制电路 SCOL 的逻辑表。表 1 的第 1 列至第 6 列分别表示图象数据 d_5, d_4, d_3, d_2, d_1 和 d_0 的位值。表 1 的第 7 列至

第 15 列分别表示 $S_0, S_8, S_{16}, S_{24}, S_{40}, S_{48}, S_{56}$ 和 S_{64} 的控制信号值。表 1 中第 7 列至第 15 列的每个空格表示控制信号的值是 0。此外，“ t_i ”表示当时钟信号 t_i 的值是 1 时，控制信号值是 1，而当时钟信号 t_i 的值是 0 时，控制信号值是 0。同样，“ $t_i\text{—bar}$ ”表示当时钟信号 t_i 值是 1 时，控制信号值是 0，而当时钟信号 t_i 的值是 0 时，控制信号值是 1。这里， $i=1, 2, 3$ 和 4。在本说明书中，在下文规定符号“ $X\text{—bar}$ ”等价于 X 上加一水平短划的符号。注意，“ X ”是一个任意选择的符号。

由表 1 可见，当图象数据值是 8 的倍数时，灰度电压 V_0, \dots, V_{64} 中的一个电压被输出至数据线 O_n 。当图象数据值不是 8 的倍数时，输至数据线 O_n 的是一个振动电压，该电压按照时钟信号 t_1, t_2, t_3 和 t_4 中的一个的占空比，在灰度电压 V_0, \dots, V_{64} 的

表 1

d_5	d_4	d_3	d_2	d_1	d_0	s_0	s_8	s_{16}	s_{24}	s_{32}	s_{40}	s_{48}	s_{56}	s_{64}
0	0	0	0	0	0	1	0							
0	0	0	0	0	1	t_1	$\overline{t_1}$							
0	0	0	0	1	0	t_2	$\overline{t_2}$							
0	0	0	0	1	1	t_3	$\overline{t_3}$							
0	0	0	1	0	0	t_4	$\overline{t_4}$							
0	0	0	1	0	1	$\overline{t_3}$	t_3							
0	0	0	1	1	0	$\overline{t_2}$	t_2							
0	0	0	1	1	1	$\overline{t_1}$	t_1							
0	0	1	0	0	0	0	1	0	0	0	0	0	0	0
0	1	1	1	1	0			$\overline{t_3}$	t_3					
0	1	1	1	1	1			$\overline{t_2}$	t_2					
								$\overline{t_1}$	t_1					
1	0	0	0	0	0				1	0				
1	0	0	0	0	1				$\overline{t_1}$	$\overline{t_2}$				
1	0	0	0	1	0				t_2	$\overline{t_3}$				
1	0	0	0	1	1				t_3	$\overline{t_4}$				
1	0	0	1	0	0				t_4	$\overline{t_3}$				
1	0	0	1	0	1				$\overline{t_3}$	t_3				
1	0	0	1	1	0				$\overline{t_2}$	t_2				
1	0	0	1	1	1				$\overline{t_1}$	t_1				
1	0	1	0	0	0	0	0	0	0	1	0	0	0	0
1	1	0								$\overline{t_3}$	t_3			
1	1	0	0	0	0					$\overline{t_2}$	t_2	0		
										$\overline{t_1}$	t_1	0		
1	1	1	0	0	0						1	0		
1	1	1	0	0	1						t_1	$\overline{t_1}$		
1	1	1	0	1	0						t_2	$\overline{t_2}$		
1	1	1	0	1	1						t_3	$\overline{t_3}$		
1	1	1	1	0	0						t_4	$\overline{t_4}$		
1	1	1	1	0	1						$\overline{t_3}$	t_3		
1	1	1	1	1	0						$\overline{t_2}$	t_2		
1	1	1	1	1	1						$\overline{t_1}$	t_1		

一对电压之间振动。根据图 1 的逻辑表，数据驱动器在各对相邻的灰度电压之间产生出 7 种不同的振动电压。这样，只用 9 个灰度电压电平却可以得到有 64 个灰度的图象。

下面的式子是一些逻辑表示式，它们确定了示于图 1 的图象数据 $d_5, d_4, d_{32}, d_2, d_1$ 和 d_0 ，时钟信号 t_1, t_2, t_3 和 t_4 以及控制信号 $S_0, S_8, S_{16}, S_{24}, S_{32}, S_{40}, S_{48}, S_{56}$ 和 S_{64} 之间的关系。

$$S_0 = \{0\} + \{1\}t_1 + \{2\}t_2 + \{3\}t_3 + \{4\}t_4 + \{5\}"t_3" + \{6\}"t_2" + \{7\}"t_1" \dots(1)$$

$$S_8 = \{1\}"t_1" + \{2\}"t_2" + \{3\}"t_3" + \{4\}"t_4" + \{5\}t_3 + \{6\}t_2 + \{7\}t_1 + \{8\} + \{9\}t_1 + \{10\}t_2 + \{11\}t_3 + \{12\}t_4 + \{13\}"t_3" + \{14\}"t_2" + \{15\}"t_1" \dots(2)$$

$$S_{16} = \{9\}"t_1" + \{10\}"t_2" + \{11\}"t_3" + \{12\}"t_4" + \{13\}t_3 + \{14\}t_2 + \{15\}t_1 + \{16\} + \{17\}t_1 + \{18\}t_2 + \{19\}t_3 + \{20\}t_4 + \{21\}"t_3" + \{22\}"t_2" + \{23\}"t_1" \dots(3)$$

类似地，可以确定控制信号 S_{24}, S_{32}, S_{40} 和 S_{48} 。控制信号 S_{56} 和 S_{64} 可确定如下：

$$S_{56} = \{49\}"t_1" + \{50\}"t_2" + \{51\}"t_3" + \{52\}"t_4" + \{53\}t_3 + \{54\}t_2 + \{55\}t_1 + \{56\} + \{57\}t_1 + \{58\}t_2 + \{59\}t_3 + \{60\}t_4 + \{61\}"t_3" + \{62\}"t_2" + \{63\}"t_1" \dots(4)$$

$$S_{64} = \{57\}"t_1" + \{58\}"t_2" + \{59\}"t_3" + \{60\}"t_4" + \{61\}t_3 + \{62\}t_2 + \{63\}t_1$$

在上面的那些式子中, $\{i\}$ 是把二进制数据 $(d_5, d_4, d_3, d_2, d_1, d_0)$ 以十进制记号表示时的值。举例来说, $\{1\} = (d_5, d_4, d_3, d_2, d_1, d_0) = (0, 0, 0, 0, 0, 1)$ 。此外, “ t_i ”表示一个从信号 t_i 倒相而来的信号。

根据上述逻辑表示式, 得出如图 24 和 25 所示的逻辑电路。选择控制电路 SCOL 由示于图 24 和 25 的逻辑电路构成。

示于图 24 的逻辑电路根据 6 位图象数据 $(d_5, d_4, d_3, d_2, d_1, d_0)$ 的值产生出 64 种灰度选择数据 $\{0\} - \{63\}$ 。示于图 25 的逻辑电路根据灰度选择数据 $\{0\} - \{63\}$ 以及时钟信号 t_1, t_2, t_3 和 t_4 产生出控制信号 $S_0, S_8, S_{16}, S_{24}, S_{32}, S_{40}, S_{48}$ 和 S_{64} 。举例来说, 解释图象数据 $(d_5, d_4, d_3, d_2, d_1, d_0) = (0, 0, 0, 0, 0, 1)$ 输入至选择控制电路 SCOL 这种情形。在这种情形中, 示于图 24 的逻辑电路输出灰度选择数据 $\{1\}$ 。示于图 25 的逻辑电路接收了此灰度选择数据 $\{1\}$ 并按时钟信号 t_1 的占空比交替地输出控制信号 S_0 以及控制信号 S_8 。结果, 按照时钟信号 t_1 的占空比, 通过模拟开关 ASW_0 和模拟开关 ASW_1 , 交替地把灰度电压 V_0 和灰度电压 V_8 输出至数据线 O_n 。

实际的数据驱动器所需选择控制电路 SCOL 的个数等于数据线的根数。这样, 选择控制电路 SCOL 的规模对于在其上设置数据驱动器的集成电路 (LSI) 的芯片尺寸影响很大。如果选择控制电路 SCOL 的电路规模变大, 则集成电路的成本也增加。此外, 如果为了要获得高分辨率的图象而增加图象数据的位数, 数据驱动器的电路规模要进一步增大。这也将增加集成电路的尺寸和生产成本。

本发明的驱动电路用以驱动一显示设备, 该设备包括了象素以及把电压加至象素的数据线, 而且这种设备能根据多位的图象数据以多个灰度来显示图象。驱动电路包括: 振荡信号发生装置, 用以接收多个原振荡信号并根据从多个图象数据位选出的位所表示的值

由多个原振动信号产生一个振动信号 T ；倒相装置，用以把振动信号 T 倒相，产生一个振动信号 $T\text{-bar}$ ；灰度电压指定装置，用以产生灰度电压指定信号，该信号从由灰度电压供给装置提供的多个灰度电压中，根据多个图象数据位中被选位之外的位所表示的值，指定出第一灰度电压和第二灰度电压；以及输出装置，用以根据振动电压 T 和振动电压 $T\text{-bar}$ ，把由灰度电压指定信号所指定的第一灰度电压和第二灰度电压输出至数据线，其中，多个原振动信号中的每一个信号具有一个第一电平值和一个第二电平值，而多个原振动信号在一个周期中具有第一电平值的各个持续时间是互不相同的，根据多个图象数据位中的相应位对原振动信号具有第一电平值的各个持续时间的长度进行加权。

在本发明的一个实施例中，第一灰度电压和第二灰度电压是多个灰度电压中相邻的两个电压。

在本发明的另一个实施例中，多个振动信号具有互不相同的各自的占空比。

在本发明的另一个实施例中，多个振动信号中的至少一个信号是一个倒相信号，由把多个振动信号中的另一个信号倒相而得到它。

在本发明的另一个实施例中，多个振动信号包括具有占空比分别为 $8:0$ 、 $7:1$ 、 $6:2$ 、 $5:3$ 、 $4:4$ 、 $3:5$ 、 $2:6$ 和 $1:7$ 的振动信号。

在本发明的另一个实施例中，图象数据包括 $(X+Y)$ 位，这里每个 X 和 Y 都是正整数，灰度电压指定装置产生 (2^X+1) 种灰度电压指定信号，用以从多个灰度电压中指定 2^X 对第一灰度电压和第二灰度电压，振动信号发生装置产生 2^Y 种振动信号 T ，从而在由灰度电压指定装置指定的第一灰度电压和第二灰度电压之间产生 (2^Y-1) 种平均电平各不相同的内插电压，因此，以 $2^{(X+Y)}$ 个灰度显示图象。

在本发明的另一个实施例中，多个原振动信号的个数等于在图象数据的多位中被选位的个数。

按照本发明的另一个方面，提供了一种用以驱动显示设备的驱动电路，该显示设备包括象素和把电压加至象素的数据线，并且该显示设备根据由多位构成的图象数据，以多个灰度来显示图象。驱动电路包括：控制信号发生装置，用以根据由多位构成的图象数据产生出多种控制信号；以及多个开关装置，对于多个开关装置中的每一个开关装置，加上多种控制信号中的相应的一种控制信号以及由灰度电压发生装置产生的多个灰度电压中相应的一个灰度电压，根据加至开关装置的控制信号，经由开关装置把供给开关装置的灰度电压输出至数据线，其中控制信号发生装置包括：振动信号发生装置，用以接收多种原振动信号，并根据由图象数据的多位中被选位所表示的值，由多种原振动信号产生出一个振动信号 T ；倒相装置，用以对振动信号 T 倒相而产生一个振动信号 $T\text{-bar}$ ；灰度电压指定装置，用以产生灰度电压指定信号，该信号根据图象数据的多位中被选位之外的位所表示的值，在由灰度电压供给装置供给的多个灰度电压中指定出第一灰度电压和第二灰度电压；以及输出装置，用以输出第一控制信号至开关装置和输出第二控制信号至开关装置，第一控制信号以占空比大体上等于振动信号 T 的占空比作振动，而在它被送至的开关装置上加有由灰度电压指定信号指定的第一灰度电压，第二控制信号以占空比大体等于振动信号 $T\text{-bar}$ 的占空比作振动，而在它被送至的开关装置上加有由灰度电压指定装置指定的第二灰度电压，其中，多个原振动信号中的每一个信号有一个第一电平值和一个第二电平值，多个原振动信号的各个信号在一个周期中具有第一电平值的各自的持续时间互不相同，该持续时间的长度要根据图象数据多位中相应的位来加权。

在本发明的一个实施例中，第一灰度电压和第二灰度电压是多

个灰度电压中相邻的两个电压。

在本发明的另一个实施例中，多个振动信号中的至少一个信号是倒相信号，把多个振动信号中的一个加以倒相而得到它。

在本发明的另一个实施例中，多个振动信号包括分别具有占空比为 $8:0$ 、 $7:1$ 、 $6:2$ 、 $5:3$ 、 $4:4$ 、 $3:5$ 、 $2:6$ 和 $1:7$ 的振动信号。

在本发明的另一个实施例中，图象数据包括 $(X+Y)$ 位，这里每个 X 和 Y 都是正整数，灰度电压指定装置产生 (2^X+1) 种灰度电压指定信号，用以从多个灰度电压中指定 2^X 对第一灰度电压和第二灰度电压，振动信号发生装置产生 2^Y 种振动信号 T ，从而在由灰度电压指定装置指定的第一灰度电压和第二灰度电压之间产生 (2^Y-1) 种平均电平各不相同的内插电压，因此，以 $2^{(X+Y)}$ 个灰度来显示图象。

在本发明的另一个实施例中，原振动信号的个数等于在图象数据的多位中被选位的个数。

在本发明的另一个实施例中，开关装置是一个模拟开关。

一显示设备可以根据包括多位的图象数据，以多个灰度来显示图象。该显示设备包括一个含有多个布置成矩阵的象素的显示部件，用于向多个象素施加电压的多根数据线，以及驱动显示部件的驱动电路。

按照本发明的驱动电路包括振动信号指定装置、灰度电压指定装置以及输出装置。振动信号指定装置根据由图象数据的多位中被选位所表示的值，从平均值各不相同的多个振动信号中指定一个信号。灰度电压指定装置根据由上述被选位之外其余的位所表示的值，从多个灰度电压中指定一对灰度电压。输出装置根据被指定的振动信号和被指定的一对灰度电压，把在一对灰度电压之间振动的振动电压输出至数据线。这样，可以在相应于多个给定的灰度电压的灰度之间获得多个内插灰度。

换一种办法，多个振动电压也可以通过把预定个数的振动信号加以组合而产生。靠减少振动信号的个数可以减小驱动电路的尺寸。

根据本发明的驱动电路，通过采用灰度电压指定装置和振动信号指定装置，可以按相同的方式对两种情形设计逻辑电路，其中一种情形是驱动电路直接输出多个灰度电压中的一个电压，而另一种情形是交替输出被指定的一对灰度电压。

这样，就不必根据驱动电路是直接输出多个灰度电压中的一个电压还是交替输出被指定的一对灰度电压而提供附加的驱动电路。结果，可以简化驱动电路的结构，并可减小驱动电路的尺寸。这样，这里描述的发明在为显示设备提供驱动电路时可以有这样的优点，它具有简单和小型的结构，它能根据多位图象数据以多个灰度来显示图象。

本技术领域中的那些熟练人员在结合附图阅读和理解下面的详细描述后，可以明白本发明的这一优点以及其他优点。

图1示出了一种液晶显示装置的结构示意图。

图2是表示在一水平期中的输入数据、取样脉冲和一输出脉冲之间关系的时序图。

图3是表示在一垂直期中的输入数据、一输出脉冲、一输出电压和一选通脉冲之间关系的时序图。

图4是表示在一垂直期中的输入数据、一输出脉冲、一输出电压、一选通脉冲以及加至一象素的电压之间关系的时序图。

图5是在一输出期中振动的输出电压的波形图。

图6是示出了根据本发明的第一个实施例中的驱动电路内的一数据驱动器的一部分结构的略图。

图7是示出了根据本发明的第一个实施例中的驱动电路内的选择控制电路 SCOL 的一部分结构的略图。

图8是示出了根据本发明的第一个实施例中的驱动电路内的选

择控制电路 SCOL 的另一部分结构的略图。

图 9 是示出了根据本发明的第一个实施例中的驱动电路内的选择控制电路 SCOL 的另一部分结构的略图。

图 10 是示出了根据本发明的第一个实施例中的驱动电路内的选择控制电路 SCOL 的另一部分结构的略图。

图 11 是示出了根据本发明的第二个实施例中的驱动电路内的一数据驱动器结构的一部分的略图。

图 12 是示出了根据本发明的第二个实施例中的驱动电路内的一振动信号发生电路的结构的略图。

图 13 是振动信号发生电路用的振动信号的波形图。

图 14 是由振动信号发生电路产生的振动信号的波形图。

图 15 是示出了根据本发明的第二个实施例中的驱动电路内的选择控制电路 SCOL 的一部分结构的略图。

图 16 是示出了根据本发明的第二个实施例中的驱动电路内的选择控制电路 SCOL 的另一部分结构的略图。

图 17 是示出了根据本发明的第三个实施例中的驱动电路内的振动信号发生电路的结构的略图。

图 18 是示出了根据本发明的用于 6 位的驱动电路内的振动信号发生电路的结构的略图。

图 19 是示出了根据本发明的用于 6 位的驱动电路内的选择控制电路 SCOL 的一部分的结构的略图。

图 20 是示出了根据本发明的用于 6 位的驱动电路内的选择控制电路 SCOL 的另一部分结构的略图。

图 21 是示出了通常的驱动电路中的数据驱动器的一部分结构的略图。

图 22 是示出了有关技术的驱动电路中的数据驱动器的一部分结构的略图。

图 23 是供给一通常的驱动电路中的选择控制电路 SCOL 的信号 t_1-t_4 的波形图。

图 24 是示出了通常的驱动电路中的一选择控制电路 SCOL 的一部分的结构略图。

图 25 是示出了一通常的驱动电路中的一选择控制电路的另一部分结构的略图。

在下文中,将根据附图以举例的方式来描述本发明。在下面的描述中,采用一种矩阵型液晶显示设备作为显示设备的例子。可以明白,本发明也可以应用于其他类型的显示设备。

实施例 1

图 1 示出一种矩阵型液晶显示设备的结构。示于图 1 的液晶显示设备包括一个显示可视图象的显示部件 100, 以及一个驱动显示部件 100 的驱动电路 101。驱动电路 101 包括为显示部件 100 提供图象信号的数据驱动器 102 以及对显示部件 100 提供扫描信号的扫描驱动器 103。数据驱动器可以称为“源驱动器”或“列驱动器”。扫描驱动器可以称为“选通驱动器”或“行驱动器”。

显示部件 100 包括 $M \times N$ 个象素 104 的阵列(每列有 M 个象素, 而每行有 N 个象素; 这里 M 和 N 是正整数), 显示部件还包括分别连至象素 104 的开关元件 105。

在图 1 中, 采用 N 根数据线 106 来把数据驱动器 102 的各个输出端 $S(i)$ ($i=1, 2, \dots, N$) 连至相应的开关元件 105。类似地, 采用 M 根扫描线 107 来把扫描驱动器 103 的各个输出端 $G(j)$ ($j=1, 2, \dots, M$) 连至相应的开关元件 105。薄膜晶体管(TFT)可以用作开关元件 105。换一种做法, 也可以采用其他型式的开关元件。数据线可以称为“源线”或“列线”。扫描线可以称为“选通线”或“行线”。

扫描驱动器 103 从它的输出端 $G(j)$ 在一规定的时间间隔内依次输出一个保持在高电平的电压至相应的扫描线 107。规定的时间

间隔称为一个水平期 jH (这里 j 是 1 至 M 的一个整数)。由把所有的水平期 jH 相加 (即, $1H+2H+3H+\cdots+MH$) 而得的时间、一个消隐期以及一个垂直同步期相加而得的总的时间长度称为一个垂直期。

当从扫描驱动器 103 的输出端 $G(j)$ 输至扫描线 107 的电压为高电平时, 连至输出端 $G(j)$ 的开关元件 105 就处于“通”状态。当开关元件 105 处于“通”状态时, 连至开关元件 105 的像素 104 将根据从数据驱动器 102 的输出端 $S(i)$ 输出至相应数据线 106 的电压来充电。如此充电的像素 104 的电压在大约一个垂直期内保持不变, 直至从数据驱动器 102 相继对它施加电压而使它再次充电。

图 2 示出, 在由水平同步信号 H_{syn} 确定的第 j 个水平期 jH 内, 数字图象数据 DA 、取样脉冲 T_{smp1} 以及一输出脉冲信号 OE 之间的关系。从图 2 可以看出, 当取样脉冲 $T_{smp1}, T_{smp2}, \cdots, T_{smpi}, \cdots$, 以及 T_{smpN} 依次加到数据驱动器 102 时, 数字图象数据 $DA_1, DA_2, \cdots, DA_i, \cdots$, 以及 DA_N 被相应地馈入数据驱动器 102。于是把由输出脉冲 OE 所确定的第 j 个输出脉冲 OE_j 加至数据驱动器 102。当接收到第 j 个输出脉冲 OE_j 后, 数据驱动器 102 就从它的输出端 $S(i)$ 把电压输至相应的数据线 106。

图 3 示出了在由垂直同步信号 V_{syn} 确定的一个垂直期内, 水平同步信号 H_{syn} 、数字图象数据 DA 、输出脉冲信号 OE 以及数据驱动器 102 的输出定时和扫描驱动器 103 的输出定时之间的关系。在图 3 中, 源(j) 表示出了定时如图 2 所示, 并根据在水平期 jH 期间所加的数字图象数据而由数据驱动器 102 输出的电压的电平范围。源(j) 以打斜线的矩形区域表示从数据驱动器 102 的所有 N 个输出端 $S(1)$ 至 $S(N)$ 输出的电压的电平范围。当由源(j) 指出的电压被加至数据线 106 时, 由扫描驱动器 103 的第 j 个输出端 $G(j)$ 输出至第 j 根扫描线 107 的电压变至并保持在高电平, 因此把连至第 j 根扫描

线 107 的所有 N 个开关元件 105 接通。结果，分别连至这些 N 个开关元件 105 的 N 个象素 104 将根据从数据驱动器 102 加至相应数据线 106 的电压充电。

上面描述的过程要重复 M 次（即对于第一条至第 M 条扫描线 107 加以重复），因而显示了相应于一个垂直期的图象。在非隔行扫描型显示设备中，产生的图象成为在该显示屏上的一幅完整的图象。

在本说明书中，把在输出脉冲信号 OE 的第 j 个输出脉冲 OE_j 和第 $(j+1)$ 个输出脉冲 OE_{j+1} 之间的时间间隔定义为“一个输出期”。这就意味着一个输出期等于由图 3 所示的用源 (j) 表示的一段时间。如果进行通常的逐行扫描，则一个输出期就等于一个水平期。关于这一点的理由如下。当数据驱动器 102 对一个水平（扫描）行把对应于数字图象数据的电压输出至数据线 106 时，它同时对下一个水平行作了数字图象数据的取样。能把这些电压从数据驱动器 102 输出的最大容许时间间隔等于一个水平期。此外，除特殊情形外，当输出期越长时，象素的充电也越准确。因此，在本说明书中，假设一个输出期等于一个水平期。然而，根据本发明，一个输出期无需等于一个水平期。

在图 4 中，除了对示于图 2 和图 3 的各个信号标定时间外，还示出了根据该定时而加至象素 $P(j,i)$ ($j=1,2,\dots,M$) 的电压的电平。

图 5 示出在一个输出期中，由数据驱动器 102 把电压信号输出至数据线 106 的典型的波形。在通常的数据驱动器情形中，在一个输出期内，输出至数据线 106 的电压信号的电平是不变的。另一方面，按照本发明，在此实施例，由数据驱动器 102 输出至数据线 106 的电压信号包含了在一个输出期内振动的振动分量。如图 5 所示，电压信号是一种类似的脉冲信号，如下面的描述那样来选择其

高电平期对低电平期的比值（即占空比 $n:m$ ）。

图 6 示出了在驱动电路 101 中的数据驱动器 102 的一部分的结构。示于图 6 的电路 60 从第 n 个输出端 $S(n)$ 输出一个图象信号至一条数据线 106，数据驱动器 102 包括一些电路 60，这些电路的个数要等于显示部件 100 提供的数据线 106 的根数。这里，假设图象数据包括 6 位 ($D_0, D_1, D_2, D_3, D_4, D_5$)。由于作了这样的假设，图象数据有 0—63 的 64 种值，而加至每一个象素的电压是 9 个灰度电压 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} ，或者是从 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} 选得的任何一对灰度电压产生的内插电压中的一个。

电路 60 包括一个进行取样工作的取样触发器 M_{SMP} ，一个进行保持工作的保持触发器 M_H ，一个选择控制电路 $SCOL$ ，以及模拟开关 ASW_0-ASW_8 。对于模拟开关 ASW_0-ASW_8 中的每一个开关，加上 9 个灰度电压 $V_0, V_8, V_{16}, V_{24}, V_{32}, V_{40}, V_{48}, V_{56}$ 和 V_{64} 中的相应的一个电压。灰度电压 V_0-V_{64} 各有互不相同的电平。对选择控制电路 $SCOL$ 加上 7 种振动信号 t_1-t_7 。这振动信号 t_1-t_7 各自具有互不相同的占空比。

D 型触发器可以用作取样触发器 M_{SMP} 和保持触发器 M_H 。可以明白，也能用其他类型的电路元件来构成取样触发器和保持触发器。

其次，参看图 6 来描述电路 60 的工作。相应于第 n 个象素的取样脉冲 T_{SMPn} 的上升沿，取样触发器 M_{SMP} 获得图象数据 ($D_0, D_1, D_2, D_3, D_4, D_5$)，并将图象数据保持在那里。当对一个水平期完成了这种图象数据的取样时，就有一个输出脉冲信号 OE 加到保持触发器 M_H 。当加上输出脉冲信号 OE 时，保持在取样触发器 M_{SMP} 中的图象数据就被送入保持触发器 M_H ，并输出至选择控制电路 $SCOL$ 。选择控制电路 $SCOL$ 接收图象数据，并根据图象数据值产生多个控制信

号。这些控制信号用来切换各个模拟开关 ASW_0-ASW_8 的通/断状态。输至选择控制电路 SCOL 的图象数据用 $(d_0, d_1, d_2, d_3, d_4, d_5)$ 来表示, 而从选择控制电路 SCOL 输出的控制信号用 $S_0, S_8, S_{16}, S_{24}, S_{32}, S_{40}, S_{48}, S_{56}$ 和 S_{60} 来表示。

表 2 是 6 位图象数据的低三位 d_2, d_1 和 d_0 的逻辑表。表 2 的第 1 列至第 3 列分别指出图象数据位 d_2, d_1 和 d_0 的值。表 2 的第 4 列至第 11 列指出在振动信号 t_0 至 t_7 中指定了哪一个振动信号。在表 2 的第 4 列至第 11 列中, 被指定的振动信号用值 1 来表示。举例来说, 对于 $(d_2, d_1, d_0) = (0, 0, 0)$ 的情形, 指定的是振动信号 t_0 。在本实施例中, 振动信号分别是具有占空比为 $8:0, 7:1, 6:2, 5:3, 4:4, 3:5, 2:6$ 和 $1:7$ 的时钟信号。这里, 如果一个振动信号具有的占空比为 $k:0$ 或 $0:k$ (k 是自然数), 则规定此振动信号总是在一固定电平上。振动信号 t_5, t_6 和 t_7 是将振动信号 t_3, t_2 和 t_1 倒相而得的信号。

表 2

d_2	d_1	d_0	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
0	0	0	1							
0	0	1		1						
0	1	0			1					
0	1	1				1				
1	0	0					1			
1	0	1						1		
1	1	0							1	
1	1	1								1

由表 2 的逻辑表，可以得出下述逻辑表示式。

$$T = (0)t_0 + (1)t_1 + (2)t_2 + (3)t_3 + (4)t_4 + (5)t_5 \\ + (6)t_6 + (7)t_7 \\ \dots(6)$$

在上式中，(i)是二进制数据(d₂、d₁、d₀)用十进制表示的值。即

$$(0) = (d_2, d_1, d_0) = (0, 0, 0), (1) = (d_2, d_1, d_0) = (0, 0, 1), (2) = (d_2, d_1, d_0) \\ = (0, 1, 0), (3) = (d_2, d_1, d_0) = (0, 1, 1), (4) = (d_2, d_1, d_0) = (1, 0, 0), (5) = (d_2, d_1, d_0) = (1, 0, 1), \\ (6) = (d_2, d_1, d_0) = (1, 1, 0), \text{ and } (7) = (d_2, d_1, d_0) = (1, 1, 1).$$

振动信号 t₀ 一直处于电平“1”，因此式(6) 可以改用下式来表示。

$$T = (0) + (1)t_1 + (2)t_2 + (3)t_3 + (4)t_4 + (5)t_5 \\ + (6)t_6 + (7)t_7 \\ \dots(7)$$

表 3 是表示 6 位图象数据的高三位 d₅、d₄ 和 d₃ 与控制信号 S₀、S₈、S₁₆、S₂₄、S₃₂、S₄₀、S₄₈、S₅₆ 和 S₆₄ 之间的关系。在表 3 中，变量 T 表示由式(6) 或(7) 确定的信号 T。变量 T-bar 表示由信号 T 倒相而得的倒相信号 T-bar。

由表 3 的逻辑表，可以得出下面的逻辑表示式。

$$S_0 = [0]T \quad \dots(8)$$

$$S_8 = [0]"T" + [8]T \quad \dots(9)$$

$$S_{16} = [8]"T" + [16]T \quad \dots(10)$$

$$S_{24} = [16]"T" + [24]T \quad \dots(11)$$

$$S_{32} = [24]"T" + [32]T \quad \dots(12)$$

$$S_{40} = [32]"T" + [40]T \quad \dots(13)$$

$$S_{48} = [40]"T" + [48]T \quad \dots(14)$$

$$S_{56} = [48]"T" + [56]T \quad \dots(15)$$

$$S_{64} = [56]"T" \quad \dots(16)$$

表 3

d ₅	d ₄	d ₃	S ₀	S ₈	S ₁₆	S ₂₄	S ₃₂	S ₄₀	S ₄₈	S ₅₆	S ₆₄
0	0	0	T	\overline{T}							
0	0	1		T	\overline{T}						
0	1	0			T	\overline{T}					
0	1	1				T	\overline{T}				
1	0	0					T	\overline{T}			
1	0	1						T	\overline{T}		
1	1	0							T	\overline{T}	
1	1	1								T	\overline{T}

在上述这些式中, $[i]$ 是逻辑 0 或逻辑 1 的值, 而 j 是二进制数据 (d_5, d_4, d_3) 用十进制表示的值。当 $i = (8 \times j)$ 时, $[i] =$ 逻辑 1, 除此之外, $[i] =$ 逻辑 0。举例来说, $[8] = "d_5" \cdot "d_4" \cdot d_3$ 。此外, “T” 表示信号 T 的倒相信号。

根据上面描述的各个逻辑表示式, 即可得到示于图 7 至图 10 的逻辑电路 70、80、90 和 95。例如, 可以用图 7 至图 10 的逻辑电路 70、80、90 和 95 来构造选择控制电路 SCOL。

示于图 7 的逻辑电路 70 为在多个振动信号 $t_0 - t_7$ 中指定一个信号, 根据图象数据的低 3 位 d_2, d_1 和 d_0 而有选择地输出振动信号指定信号 (0) — (7)。更详细些说, 图象数据 d_2, d_1 和 d_0 以及用“非”门电路 INV_0, INV_1 和 INV_2 把图象数据 d_2, d_1 和 d_0 倒相而获得的倒相信号按构成二进制的 0—7 这样的组合方式被送至“与”门电路 $AG_0 - AG_7$ 。这样, 振动信号指定信号 (0) — (7) 就作为“与”门电路 $AG_0 - AG_7$ 的输出而获得。

示于图 8 的逻辑电路 80 根据振动信号指定信号, 在多个振动信号 $t_0 - t_7$ 中指定一个信号, 并产生被指定的振动信号 T 以及它的倒相振动信号 $T\text{—bar}$, 该倒相信号用一“非”门电路 INV_3 把被指定的振动信号 T 倒相而得。更详细些说, 如图 8 所示, 把振动信号指定信号 (0) — (7) 以及振动信号 $t_1 - t_7$ 分别输入到“与”门电路 $BG_1 - BG_7$ 。“与”门电路 $BG_1 - BG_7$ 的输出被加至一“或”门电路 CG。振动信号 T 以及倒相振动信号 $T\text{—bar}$ 可以作为“或”门电路 CG 的输出而获得。

示于图 9 的逻辑电路根据图象数据的高 3 位 d_5, d_4 和 d_3 有选择地输出灰度电压指定信号 $[0], [8], [16], [24], [32], [40], [48]$ 以及 $[56]$, 用以从多个灰度电压中指定一对灰度电压。更详细些说, 把图象数据 d_5, d_4 和 d_3 以及用“非”门电路 INV_6, INV_5 和 INV_4 将图象数据 d_5, d_4 和 d_3 倒相而分别获得的倒相信号以构成二进制的 0—

7 的组合方式输入至“与”门电路 DG_0-DG_7 。灰度电压指定信号 $[0]$ 、 $[8]$ 、 $[16]$ 、 $[24]$ 、 $[32]$ 、 $[40]$ 、 $[48]$ 和 $[56]$ 作为“与”门电路 DG_0-DG_7 的输出而获得。

示于图 10 的逻辑电路 95 根据灰度电压指定信号 $[0]$ 、 $[8]$ 、 $[16]$ 、 $[24]$ 、 $[32]$ 、 $[40]$ 、 $[48]$ 和 $[56]$ 、振动信号 T 以及倒相振动信号 $T\text{-bar}$ ，有选择地输出控制信号 S_0-S_{64} 。更详细些说，把灰度电压指定信号 $[0]$ 、 $[8]$ 、 $[16]$ 、 $[24]$ 、 $[32]$ 、 $[40]$ 、 $[48]$ 和 $[56]$ 以及振动信号 T 分别输入至“与”门电路 EG_0 、 EG_2 、 EG_4 、 EG_6 、 EG_8 、 EG_{10} 、 EG_{12} 和 EG_{14} 。把灰度电压指定信号 $[0]$ 、 $[8]$ 、 $[16]$ 、 $[24]$ 、 $[32]$ 、 $[40]$ 、 $[48]$ 和 $[56]$ 以及倒相振动信号 $T\text{-bar}$ 分别输入至“与”门电路 EG_1 、 EG_3 、 EG_5 、 EG_7 、 EG_9 、 EG_{11} 、 EG_{13} 和 EG_{15} 。把“与”门电路 EG_1 和 EG_2 的输出端分别耦合至“或”门电路 FG_1 的输入端。把“与”门电路 EG_3 和 EG_4 的输出端分别耦合至“或”门电路 FG_2 的输入端。把“与”门电路 EG_5 和 EG_6 的输出端分别耦合至“或”门电路 FG_3 的输入端。把“与”门电路 EG_7 和 EG_8 的输出端分别耦合至“或”门电路 FG_4 的输入端。把“与”门电路 EG_9 和 EG_{10} 的输出端分别耦合至“或”门电路 FG_5 的输入端。把“与”门电路 EG_{11} 和 EG_{12} 的输出端分别耦合至“或”门电路 FG_6 的输入端。把“与”门电路 EG_{13} 和 EG_{14} 的输出端分别耦合至“或”门电路 FG_7 的输入端。控制信号 S_0 、 S_8 、 S_{16} 、 S_{24} 、 S_{32} 、 S_{40} 、 S_{48} 、 S_{56} 和 S_{64} 是作为“与”门电路 EG_0 、“或”门电路 FG_1-FG_7 以及“与”门电路 EG_{15} 的输出而获得的。

把控制信号 S_0 、 S_8 、 S_{16} 、 S_{24} 、 S_{32} 、 S_{40} 、 S_{48} 、 S_{56} 和 S_{64} 加至相应的模拟开关 ASW_0-ASW_8 。控制信号 S_0 、 S_8 、 S_{16} 、 S_{24} 、 S_{32} 、 S_{40} 、 S_{48} 、 S_{56} 和 S_{64} 中的每一个都具有高电平值或低电平值。举例来说，如果控制信号处在高电平，则控制相应的模拟开关处于“通”状态。如果控制信号处在低电平，则控制相应的模拟开关处于“断”状态。在另一种做法中，可以把控制信号的电平和模拟开关的通/断状态之间的关系设置成

相反的方式。

如上面所描述的，在图象数据包括多位的情形中，将根据从多位中选出至少一位构成的图象数据来指定振动电压的波形。其次，再根据由除了上面已选择的位以外的位构成的图象数据从多个灰度电压中来指定一对灰度电压。结果，对于图象数据的每一个值，都可以输出一个适当电平的电压信号。振动电压用来在一对被指定的灰度电压之间实现多个内插灰度电压，而这一对灰度电压是从多个灰度电压中指定出来的。

在图象数据值是 8 的倍数的情形中，只从多个灰度电压中输出其中的一个。在这种情形中，振动信号或控制信号的占空比 $n:m$ 被理解为 $k:0$ 或 $0:k$ (k 是一个自然数)。

另一种做法是，不管图象数据的值是否为 8 的倍数，总是从多个灰度电压中交替地输出一对被指定的灰度电压。

在把这种振动电压输出至显示设备的数据线的情形中，基于在数据线和象素之间存在的电阻分量和电容分量的低通滤波器的特性，振动电压中的交流分量将被遏制。结果，一个大体上等于振动电压平均值的电压被加至象素。这样，可以获得与把直流电压输至显示设备的数据线相同的效果。

如上面所描述的，按照本发明的由示于图 7 至图 10 的逻辑电路 70、80、90 和 95 构成的选择控制电路 SCOL 与通常的由示于图 24 和 25 的逻辑电路构成的示于图 22 的选择控制电路 SCOL 相比，前者的结构比较简单。按照本发明，即使采用一个结构更简单的驱动电路，也可以用多个灰度（诸如 64 个灰度）来显示一幅图象。举例来说，为实现有 64 个灰度的显示只需要 9 种灰度电压。

在振动信号 t_1-t_7 中，振动信号 t_5-t_7 是从振动信号 t_1-t_3 倒相而来的信号。因此，靠把振动信号 t_1-t_3 倒相，可在选择控制电路 SCOL 的内部获得振动信号 t_5-t_7 。在这种情形中，只把振动信号 t_1

— t_4 提供给选择控制电路 SCOL 就足够了。这样，可以减少提供振荡信号至选择控制电路 SCOL 的线的数目。

实际的数据驱动器所需的选择控制电路 SCOL 的个数等于数据线的根数。这样，选择控制电路 SCOL 的电路规模对于在其上制作数据驱动器的集成电路 (LSI) 的芯片尺寸影响很大。按照本发明，可以大大地减小包含选择控制电路 SCOL 的集成电路的尺寸。结果可以降低集成电路的生产成本。对于要增加图象数据的位数以显示高分辨率的图象时，这种数据驱动器电路尺寸的小型化有很大的用处。因此，可以在减小集成电路的尺寸和降低它的成本方面取得进一步的进展。

在上面所描述的实施例 1 的驱动电路中，根据 6 位图象数据 D_0 、 D_1 、 D_2 、 D_3 、 D_4 和 D_5 的高 3 位 D_5 、 D_4 和 D_3 ，从多个灰度电压中指定出一对灰度电压。按照与低 3 位 D_2 、 D_1 和 D_0 相应的占空比来驱动与被指定的一对灰度电压相应的一对模拟开关。然而，本发明不限于这种方式。一般，本发明可以用于按 $(X+Y)$ 位来驱动显示设备的驱动电路。该显示设备以 $2^{(X+Y)}$ 个灰度来显示图象。这里， X 和 Y 是所需的正整数。在按照本发明的驱动电路中，根据由高 X 位表示的值从多个灰度电压中指定一对灰度电压。灰度电压需要的个数为 (2^X+1) ，而一对灰度电压是从 2^X 对灰度电压中指定的。按与由低 Y 位表示的值相应的占空比来驱动与被指定的灰度电压相应的一对模拟开关。结果在被指定的一对灰度电压之间可以得到 (2^Y-1) 种内插电压。所以，可以获得的内插电压的种数是 $2^X(2^Y-1)$ 。这些内插电压的平均值是互不相同的。

为了用 64 个灰度来显示图象，可分别把 X 和 Y 选为 3 和 3。这与上面描述的实施例相同。在这种情形中， $9(=2^3+1)$ 个灰度电压被加至各个模拟开关。根据由高 3 位所表示的值，从 $8(=2^3)$ 对灰度电压中指定一对灰度电压。按照与由低 3 位所表示的值相应的占

空比来驱动与所指定的一对灰度电压相应的一对模拟开关。这种驱动需要 $7(=2^3-1)$ 种平均值各不相同的振动信号。然而, 7 种振动电压中的 3 种是对其他的振动信号倒相而得的。因此, 实际需要的振动信号的个数是 $4(=7-3)$ 。因此, 在一对被指定的灰度电压之间可以得到 $7(=2^3-1)$ 种内插电压。

类似地, 为了用 256 个灰度来显示图象, X 和 Y 可以分别取为 3 和 5。在这种情形中, $9(=2^3+1)$ 种灰度电压被加至各个模拟开关。根据由高 3 位所表示的值, 从 $8(=2^3)$ 对灰度电压中指定一对灰度电压。按照与由低 5 位所表示的值相应的占空比来驱动与被指定的一对灰度电压相应的一对模拟开关。这种驱动需要 $31(=2^5-1)$ 种具有各不相同的平均值的振动电压。然而, 这 31 种振动电压中的 15 种是对其他振动信号倒相而得的。因此, 实际需要的振动电压的种数是 $16(=31-15)$ 。因此, 在一对被指定的灰度电压之间可以得到 $31(=2^5-1)$ 种内插电压。

实施例 2

如上面所描述的, 当图象数据由 6 位构成时, 必需把 7 种振动信号 t_1-t_7 提供给选择控制电路 SCOL。然而, 由于振动信号 t_5-t_7 是由把振动信号 t_1-t_3 倒相而得, 故只需提供 4 个振动信号 t_1-t_4 给选择控制电路 SCOL 就够了。当图象数据的位数增加时, 所需的振动信号的个数也增加。这将导致增加用来把振动信号提供给选择控制电路 SCOL 的线。举例来说, 当图象数据由 8 位构成时, 就需要 31 种振动信号 t_1-t_{31} 。即使采用了倒相信号, 还需要 16 种振动信号 t_1-t_{16} 。

本实施例的驱动电路的目标在于减少振动信号的种数。在下文中, 将描述本实施例的驱动电路的结构。

图 11 示出与 8 位数据驱动器的一个输出相应的电路结构。该结构类似于图 6 所示的电路 60 的结构, 因此省去了对它的详细描述。

把振动信号 t_0-t_4 提供给选择控制电路 SCOL。这些振动信号可以在驱动电路中产生，也可以从驱动电路的外部输入。选择控制电路 SCOL 有一个振动信号产生电路，用以基于振动信号 t_0-t_4 把所需种数的振动电压组合起来。

图 12 示出振动信号发生电路 120 的结构。振动信号发生电路 120 包括“与”门电路 FG_0-FG_4 以及一个“或”门电路 FG_5 。“与”门电路 FG_0-FG_4 分别接收 8 位图象数据低 5 位 (d_0, d_1, d_2, d_3, d_4)。“与”门电路还分别接收振动信号 t_0-t_4 。把“与”门电路 FG_0-FG_4 的输出端耦合至“或”门电路 FG_5 的输入端。采取这种结构，仅当接收到的位是 1 时，振动信号 t_0-t_4 才能通过相应的“与”门电路 (FG_0-FG_4)。通过“与”门电路 FG_0-FG_4 的振动信号由“或”门电路 FG_5 来互相作逻辑和。“或”门电路 FG_5 的输出是一个振动信号 T 。用倒相器 INV_5 还能得到倒相的振动信号 $T\text{-bar}$ 。

振动信号 t_0-t_4 中的每一个处于高电平值或者处于低电平值。振动信号 t_0-t_4 需满足下述条件。

- (1) 振动信号 t_0-t_4 的高电平期在一个周期内不重叠。
- (2) 振动信号 t_0-t_4 在一个周期内的高电平期长度要根据低 5 位相应的位来加权。

即使在本领域内具有普通技能的人也容易明白，在条件(1)和(2)中，“高电平”可以用“低电平”来替代。

图 13 示出了振动信号 t_0-t_4 例示的波形，在本实施例中，振动波形 t_0-t_4 分别相应于 8 位图象数据的低 5 位 d_0-d_4 。低 5 位 d_0-d_4 分别相应于 2^0-2^4 。因此，在一个周期中，振动信号 t_0-t_4 的高电平期的长度按 2^0-2^4 来加权。在本例中，如果振动信号 t_0 的高电平期假设为 $1(=2^0)$ ，则在一个周期中，振动信号 t_1 的高电平期为 $2(=2^1)$ ，振动信号 t_2 的高电平期为 $4(=2^2)$ ，振动信号 t_3 的高电平期为 $8(=2^3)$ ，而振动信号 t_4 的高电平期是 $16(=2^4)$ 。结果，在一个周期

中，振动信号 t_0-t_4 的平均值分别是 $1/32, 2/32, 4/32, 8/32$ 和 $16/32$ ，这里假设，如果在一个周期内信号一直保持在高电平，则信号的平均值是 1。

通过根据由低 5 位 d_0-d_4 表示的值把振动信号 t_0-t_4 加以组合的做法，振动信号发生电路产生了其平均值相应于由低 5 位 d_0-d_4 表示的值的振动信号 T 。如上面所描述的，振动信号 t_0-t_4 用作产生多个振动信号 T 的基础。在本说明书中，把振动信号 t_0-t_4 称为“原振动信号”。

图 14 示出，根据由低 5 位 d_0-d_4 所表示的值，由振动信号发生电路产生的振动信号 T 的波形。如图 14 所示，通过把振动信号 t_0-t_4 加以组合的做法，在一个周期中，这些振动信号的平均值大体上为 $0/32, 1/32, 2/32, \dots, 28/32, 29/32, 30/32, 31/32$ 。如果一个信号在一个周期中一直保持在低电平，就把它当作是在一个周期中具有平均值 $0/32$ 的振动信号。

振动信号发生电路的结构不限于示于图 12 中的那种。振动信号发生电路可以具有按要求而选择的电路结构，只要振动信号发生电路是一个满足下述逻辑表示式(17)的逻辑电路就行了。

$$T = d_0 t_0 + d_1 t_1 + d_2 t_2 + d_3 t_3 + d_4 t_4 \quad \dots (17)$$

表 4 是一张示出 8 位图象数据的高 3 位 d_7, d_6, d_5 与从选择控制电路 SCOL 输出的控制信号 $S_0, S_{32}, S_{64}, S_{96}, S_{128}, S_{160}, S_{192}, S_{224}$ 以及 S_{256} 之间关系的逻辑表。在表 4 中，变量 T 表示由式(17)定义的信号 T 。变量 $T\text{-bar}$ 是把信号 T 倒相而得的倒相信号 $T\text{-bar}$ 。

表 4

d_7	d_6	d_5	S_0	S_{32}	S_{64}	S_{96}	S_{128}	S_{160}	S_{192}	S_{224}	S_{256}
0	0	0	\overline{T}	T							
0	0	1		\overline{T}	T						
0	1	0			\overline{T}	T					
0	1	1				\overline{T}	T				
1	0	0					\overline{T}	T			
1	0	1						\overline{T}	T		
1	1	0							\overline{T}	T	
1	1	1								\overline{T}	T

用这种方法，比起通常的情形来，选择控制电路 SCOL 的工作可以用一种简化的逻辑表来表示。

由图 4 的逻辑表，可以得出下述的逻辑表示式。

$$S_0 = [0]T \quad \dots(18)$$

$$S_{32} = [0]T + [32]T \quad \dots(19)$$

$$S_{64} = [32]T + [64]T \quad \dots(20)$$

$$S_{96} = [64]T + [96]T \quad \dots(21)$$

$$S_{128} = [96]T + [128]T \quad \dots(22)$$

$$S_{160} = [128]T + [160]T \quad \dots(23)$$

$$S_{192} = [160]T + [192]T \quad \dots(24)$$

$$S_{224} = [192]T + [224]T \quad \dots(25)$$

$$S_{256} = [224]T \quad \dots(26)$$

在上面的式子中, $[i]$ 是逻辑 0 或逻辑 1 的值, 而 j 是二进制数据 (d_7, d_6, d_5) 用十进制表示的值。当 $i = (32 \times j)$, $[i] =$ 逻辑 1, 否则, $[i] =$ 逻辑 0。例如, $[32] = "d_7" \cdot "d_6" \cdot d_5$ 。此外, "T" 表示信号 T 的倒相信号。

根据上面所述各个逻辑表示式 (18) 至 (26), 得出了示于图 15 和 16 的逻辑电路 150 和 160。举例来说, 可以用示于图 12、15 和 16 的逻辑电路 120、150 和 160 来构造出选择控制电路 SCOL。

示于图 15 的逻辑电路 150 有选择地输出灰度电压指定信号 $[0]$ 、 $[32]$ 、 $[64]$ 、 $[96]$ 、 $[128]$ 、 $[160]$ 、 $[192]$ 和 $[224]$, 用来根据图象数据的高 3 位 d_7 、 d_6 和 d_5 , 从多个灰度电压中指定出一对灰度电

压。

示于图 16 的逻辑电路 160 根据灰度电压指定信号 [0]、[32]、[64]、[96]、[128]、[160]、[192] 和 [224]、振动信号 T 以及倒相振动信号 \bar{T} ，有选择地输出控制信号 S_0 — S_{255} 。说得更详细些，把灰度电压指定信号 [0]、[32]、[64]、[96]、[128]、[160]、[192] 和 [224] 以及振动信号 T 分别输入至“与”门电路 HG_1 、 HG_3 、 HG_5 、 HG_7 、 HG_9 、 HG_{11} 、 HG_{13} 、和 HG_{15} 。把灰度电压指定信号 [0]、[32]、[64]、[96]、[128]、[160]、[192] 和 [224] 以及倒相振动信号 \bar{T} 分别输入至“与”门电路 HG_0 、 HG_2 、 HG_4 、 HG_6 、 HG_8 、 HG_{10} 、 HG_{12} 、和 HG_{14} 。把“与”门电路 HG_1 和 HG_2 的输出分别耦合至“或”门电路 IG_1 的输入端。把“与”门电路 HG_3 和 HG_4 的输出端分别耦合至“或”门电路 IG_2 的输入端。把“与”门电路 HG_5 和 HG_6 的输出端分别耦合至“或”门电路 IG_3 的输入端。把“与”门电路 HG_7 和 HG_8 的输出端分别耦合至“或”门电路 IG_4 的输入端。把“与”门电路 HG_9 和 HG_{10} 的输出端分别耦合至“或”门电路 IG_5 的输入端。把“与”门电路 HG_{11} 和 HG_{12} 的输出端分别耦合至“或”门电路 IG_6 的输入端。把“与”门电路 HG_{13} 和 HG_{14} 的输出端分别耦合至“或”门电路 IG_7 的输入端。控制信号 S_0 、 S_{32} 、 S_{64} 、 S_{96} 、 S_{128} 、 S_{160} 、 S_{192} 、 S_{224} 和 S_{256} 是作为“与”门电路 HG_0 、“或”门电路 IG_1 — IG_7 以及“与”门电路 HG_{15} 的输出而被得到的。

把控制信号 S_0 、 S_{32} 、 S_{64} 、 S_{96} 、 S_{128} 、 S_{160} 、 S_{192} 、 S_{224} 和 S_{256} 加至相应的模拟开关 ASW_0 — ASW_8 。控制信号 S_0 、 S_{32} 、 S_{64} 、 S_{96} 、 S_{128} 、 S_{160} 、 S_{192} 、 S_{224} 和 S_{256} 中的每一个具有高电平值或低电平值。举例来说，如果控制信号处于高电平，就控制相应的模拟开关在“通”状态。如果控制信号处于低电平，就控制相应的模拟开关在“断”状态。在另一种做法中，控制信号的电平和模拟开关的通/断状态之间的关系可以用相反的方式来设置。对于实际的 LSI，可以用逻辑电路的设计规则来优化逻辑电路 120、150 和 160 的尺寸。

如上面所描述的，假如图象数据包括了多位，则根据图象数据（该数据至少包括从多位中被选出的一位）产生具有规定波形的振动信号，并根据包括除去上述被选位的其余位的图象数据从多个灰度电压中指定一对灰度电压。这样，对于每个图象数据值可以输出一个具有适当电平的电压信号。振动电压用来在一对指定的灰度电压之间产生多种内插灰度电压，而这一对灰度电压是从多个灰度电压中被指定的。

通过以逻辑电路来实现表 4 的逻辑表，可以得出一个 8 位数据驱动器，该驱动器可以输出 31 种振动电压，而每种振动电压是在灰度电压 V_{32n} 和灰度电压 $V_{32(n+1)}$ 之间作周期振动的。在把这样一种振动电压加至显示设备的数据线时，基于在数据线和象素之间存在的电阻分量和电容分量产生的低通滤波器特性遏制了振动电压的交流分量，结果把一个大体上等于振动电压平均值的电压加至象素。这样，就加上了示于表 5 的电压，这里 $n=1, 2, 3, 4, 5, 6$ 和 7。利用低通滤波器的特性，把平均电压加至一个象素的方法在日本公开特许公报 No. 6-27900 中有详细描述。

表 5

低 5 位 (十进制数)	电 压	低 5 位 (十进制数)	电 压
0	V_{32n}	16	$\frac{16V_{32n} + 16V_{32(n+1)}}{32}$
1	$\frac{31V_{32n} + V_{32(n+1)}}{32}$	17	$\frac{15V_{32n} + 17V_{32(n+1)}}{32}$
2	$\frac{30V_{32n} + 2V_{32(n+1)}}{32}$	18	$\frac{14V_{32n} + 18V_{32(n+1)}}{32}$
3	$\frac{29V_{32n} + 3V_{32(n+1)}}{32}$	19	$\frac{13V_{32n} + 19V_{32(n+1)}}{32}$
4	$\frac{28V_{32n} + 4V_{32(n+1)}}{32}$	20	$\frac{12V_{32n} + 20V_{32(n+1)}}{32}$
5	$\frac{27V_{32n} + 5V_{32(n+1)}}{32}$	21	$\frac{11V_{32n} + 21V_{32(n+1)}}{32}$
6	$\frac{26V_{32n} + 6V_{32(n+1)}}{32}$	22	$\frac{10V_{32n} + 22V_{32(n+1)}}{32}$
7	$\frac{25V_{32n} + 7V_{32(n+1)}}{32}$	23	$\frac{9V_{32n} + 23V_{32(n+1)}}{32}$
8	$\frac{24V_{32n} + 8V_{32(n+1)}}{32}$	24	$\frac{8V_{32n} + 24V_{32(n+1)}}{32}$
9	$\frac{23V_{32n} + 9V_{32(n+1)}}{32}$	25	$\frac{7V_{32n} + 25V_{32(n+1)}}{32}$
10	$\frac{22V_{32n} + 10V_{32(n+1)}}{32}$	26	$\frac{6V_{32n} + 26V_{32(n+1)}}{32}$
11	$\frac{21V_{32n} + 11V_{32(n+1)}}{32}$	27	$\frac{5V_{32n} + 27V_{32(n+1)}}{32}$
12	$\frac{20V_{32n} + 12V_{32(n+1)}}{32}$	28	$\frac{4V_{32n} + 28V_{32(n+1)}}{32}$
13	$\frac{19V_{32n} + 13V_{32(n+1)}}{32}$	29	$\frac{3V_{32n} + 29V_{32(n+1)}}{32}$
14	$\frac{18V_{32n} + 14V_{32(n+1)}}{32}$	30	$\frac{2V_{32n} + 30V_{32(n+1)}}{32}$
15	$\frac{17V_{32n} + 15V_{32(n+1)}}{32}$	31	$\frac{V_{32n} + 31V_{32(n+1)}}{32}$

其中 $n=0,1,2,3,\dots,7$

如上面所描述的, 根据本实施例的驱动电路, 在一对灰度电压之间可以产生 31 种内插电压。因此, 9 种灰度电压将导致用 256 种灰度来显示图象。此外, 根据本实施例中的驱动电路, 基于种数较少的振动信号可以产生大量的振动信号, 因此可以减少把振动信号供给选择控制电路的线的根数。结果, 比起通常的驱动电路或实施例 1 的驱动电路来, 本实施例的驱动电路具有简化的结构。

在本实施例中, 假设振动信号 t_0-t_4 的个数等于用来指定 8 位图象数据的振动信号 T 的低位的个数 (即 5)。然而, 本发明不限于这种具体情形。举例来说, 可以去除振动信号 t_0-t_4 中的某些信号, 因为被去除的振动信号可以通过重复采用剩下的振动电压而得到。同样, 振动信号的占空比也不限于上述实施例中的那些。

实施例 3

如上面所描述的, 根据图象数据达到能用 8 位表示的最大值 255, 实施例 2 中的驱动电路将输出一个振动电压, 它将在灰度电压 V_{224} 和灰度电压 V_{256} 之间振动。结果, 把在灰度电压 V_{224} 和灰度电压 V_{256} 之间的内插电压加至象素。

实施例 3 描述了一种驱动电路, 在图象数据达到能用 8 位表示的最大值 255 时, 该驱动电路就直接输出灰度电压 V_{256} 。

除振动信号发生电路之外, 本实施例中的驱动电路的结构与示于图 11 的驱动电路的结构是相同的。振动信号发生电路满足下述表达式。

$$T = [255] \text{bar} (d_0 t_0 + d_1 t_1 + d_2 t_2 + d_3 t_3 + d_4 t_4) + [255],$$

$$\dots (27)$$

这里

$$[255] = d_7 \cdot d_6 \cdot d_5 \cdot d_4 \cdot d_3 \cdot d_2 \cdot d_1 \cdot d_0$$

根据表达式 (27), 当图象数据值等于 255 时, 变量 T 的值为 1,

因此,根据表 4,只有控制信号 S_{256} 的值为 1。结果,只有模拟开关 ASW_8 被接通,因此只有灰度电压 V_{256} 输出。因此,可以清楚地区分图象数据值为 255 时的灰度与图象数据值为 254 时的灰度。所以,可以增大在显示设备上显示的图象的对比度(最大灰度/最小灰度)。

图 17 示出以一个逻辑电路来实现的振动信号发生电路的例子。然而,振动信号发生电路的结构并不限于示于图 17 的那种。振动信号发生电路可以具有任何一种所希望的结构,只要该逻辑电路满足如式(27)表示的逻辑表达式。

根据本实施例的驱动电路,可以象实施例 2 中的驱动电路那样减少振动信号的种数。因此,可以减少把振动信号供给选择控制电路的线的根数。如果把本发明用于以多个灰度来显示的驱动电路(诸如 8 位数据驱动器),则可显著地获得这些效果,其理由如下。

根据通常的设计概念,8 位数据驱动器必需有 16 种振动信号。另一方面,实施例 2 和 3 的 8 位数据驱动器只需要 5 种振动信号 t_0 — t_4 。需要把这些振动信号供给数据驱动器中的所有的选择控制电路,因此用来把振动信号供给选择控制电路的线将布置在制作数据驱动器的整个 LSI 上。因此,减少把振动信号供给选择控制电路的线的根数将对缩小 LSI 芯片起很大作用。此外,振动信号是经常工作的信号,因此减少振动信号的个数将使功耗减小。

如果把本发明用于一个 6 位数据驱动器,振动信号所需的个数从 4 减至 3。

如上面所描述的,实施例 2 和 3 的数据驱动器至少有这样二个特点。第一个特点是,借助于对于原振动信号作简单的逻辑处理,即可产生多个振动信号。多个振动信号是由一个振动信号发生电路产生的。第二个特点是,产生出的多个振动信号用作确定振动电压平均值的参数,该振动电压在一对灰度电压之间振动。由于有这些

特点，实施例 2 和 3 的驱动电路具有使整个选择控制电路的逻辑电路的尺寸大幅度减小的优点。下面将详细描述这一优点。

图 18、19 和 20 示出按照本发明的 6 位数据驱动器中的一个选择控制电路。表 6 示出了用以规定选择控制电路工作的逻辑表。当把示于图 12、15 和 16 的 8 位数据驱动器与示于图 18、19 和 20 的 6 位数据驱动器作比较时，可以发现，除了振动信号发生电路之外，两者是相同的。这是由于用于 8 位的选择控制电路的逻辑表（表 4）与用于 6 位的选择控制电路的逻辑表（表 6）具有相同格式的缘故。在本实施例中，由逻辑表可以发现，在用于 8 位的选择控制电路中所需的灰度电压的个数等于在用于 6 位的选择控制电路中所需的灰度电压的个数。在本实施例中，灰度电压的个数是 9。

如上面所描述的，按照本发明，用于 8 位的选择控制电路的尺寸可以做得和用于 6 位的选择控制电路的尺寸相同。而根据通常的技术，用于 8 位的选择控制电路的尺寸至少要比用于 6 位的选择控制电路的尺寸大几倍。这样，由于数据驱动器有多个输出端，而每个输出端都需要一个选择控制电路，因此按照本发明的减小选择控制电路尺寸的效果是很显著的。

由于减小了选择控制电路的尺寸，整个数据驱动器的成本也能大大降低。举例来说，作为通常设计概念的结果，难以用不高的价格提供 8 位数据驱动器。而按照本发明，能够以不高的价格提供 8 位数据驱动器。

由于上面所述的原因，如果将本发明用于数据驱动器，要获得灰度的个数越多，则根据本发明减小选择控制电路尺寸的作用越大。

表 6

d ₅	d ₄	d ₃	s ₀	s ₈	s ₁₆	s ₂₄	s ₃₂	s ₄₀	s ₄₈	s ₅₆	s ₆₄
0	0	0	\overline{T}	T							
0	0	1		\overline{T}	T						
0	1	0			\overline{T}	T					
0	1	1				\overline{T}	T				
1	0	0					\overline{T}	T			
1	0	1						\overline{T}	T		
1	1	0							\overline{T}	T	
1	1	1								\overline{T}	T

此外，当把示于图 18、19 和 20 的 6 位数据驱动器中的选择控制电路的结构与示于图 24 和 25 的通常的 6 位数据驱动器中的选择控制电路的结构作比较时，可以发现，前一电路比后一电路更加紧凑。

在上面描述的实施例中，内插起始于灰度 0 而终止于灰度 1。换一种方式，内插也可以按相反的次序来做。举例来说，内插起始于灰度 255 而终止于灰度 254。对于这种情形，在实施例 3 的驱动电

路中，这样来规定变量 T ，使得在图象数据为 0 时，直接输出灰度电压 V_0 。

根据本发明，可以由给定电压源提供的一些电压获得一个或多个内插电压，与需要大量电压源的通常的驱动电路来比，用本发明的做法可大大减少电压源的个数。如果电压源是由驱动电路外部提供的，则可以减少驱动电路输入端的个数。如果把驱动电路制成一块 LSI，则 LSI 的输入端个数可以减少。按照本发明，可以制造出以多个灰度来显示图象的驱动用 LSI，而由于端点数目的增加，采用现有技术的实施例是做不成的。在本发明中，可以获得下述效果：(1) 显示设备和驱动电路的成本大幅度降低；(2) 原先由于芯片尺寸问题或者 LSI 装配问题而无法实际生产和用于多个灰度显示的驱电电路如今能容易地生产出来；以及(3) 由于不需要大量的电压源而降低了功耗。

对于本领域的熟练人员来说，不偏离本发明范围和精神的各种其他的变更将是显而易见的，并且很容易由他们来实现。因此，不希望把所附的权利要求的范围限于这里所作的描述，而要对权利要求作含义更广的解释。

说明书附图

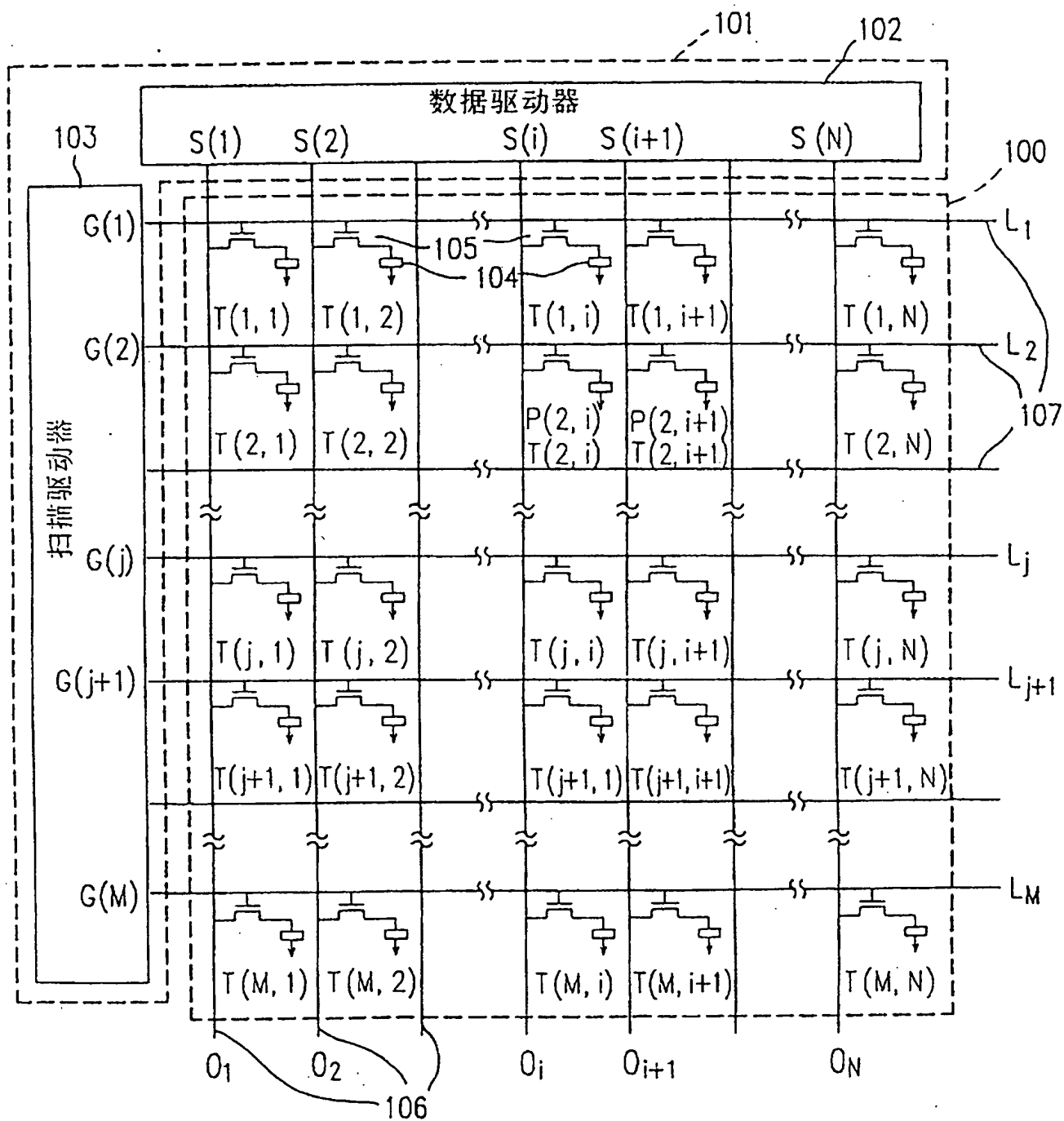


图 1

图 2

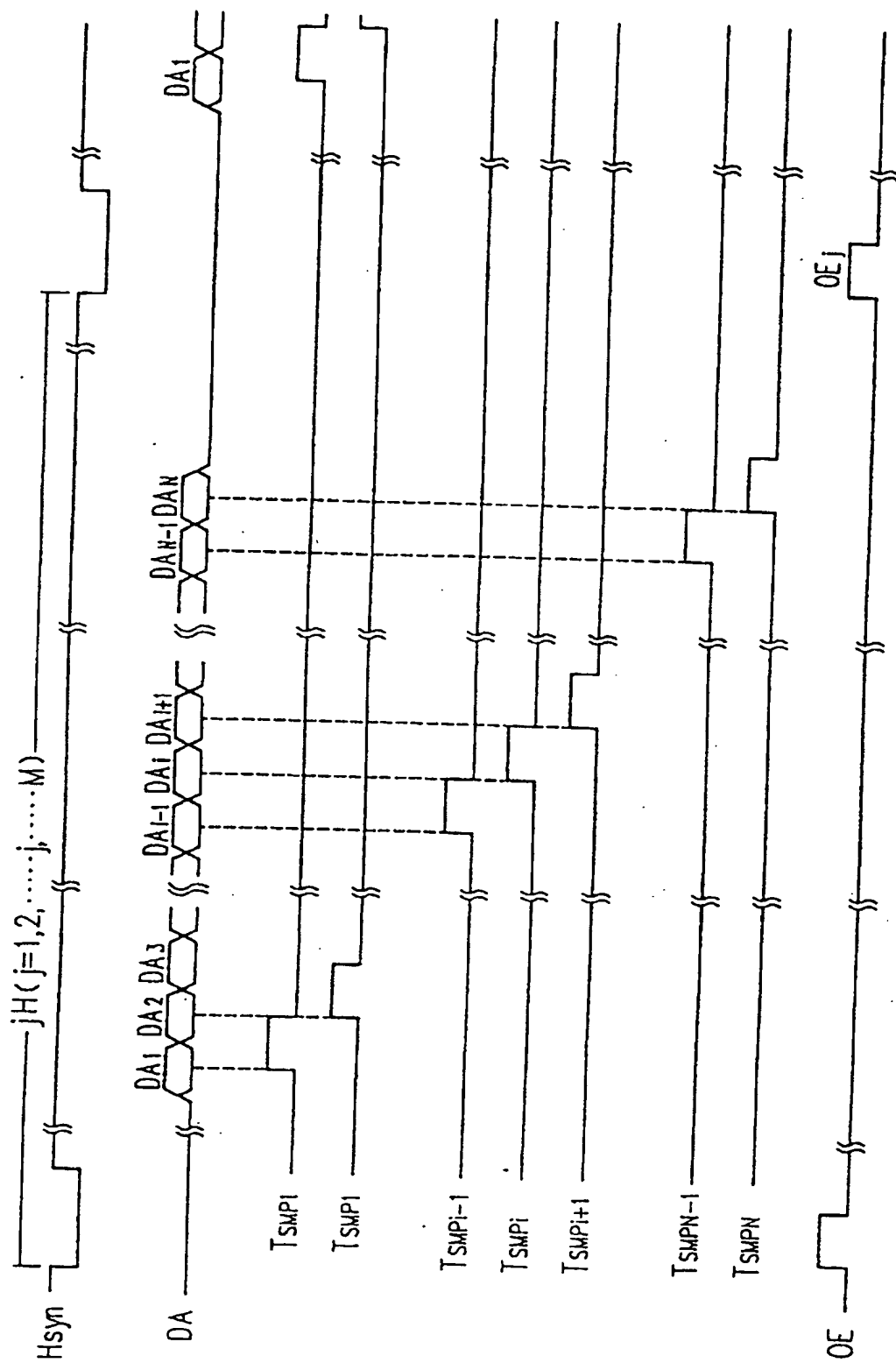


图 3

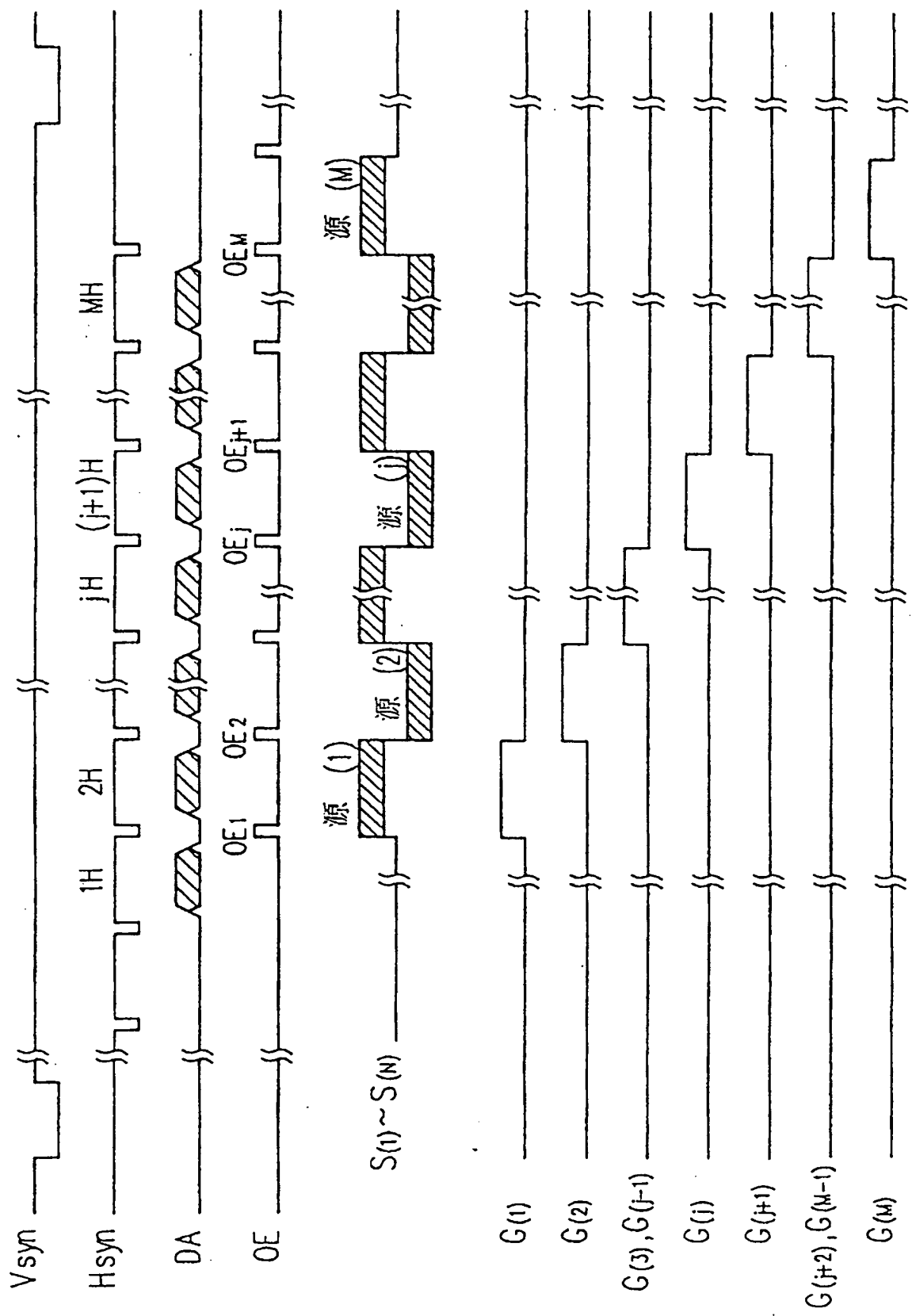


图 4

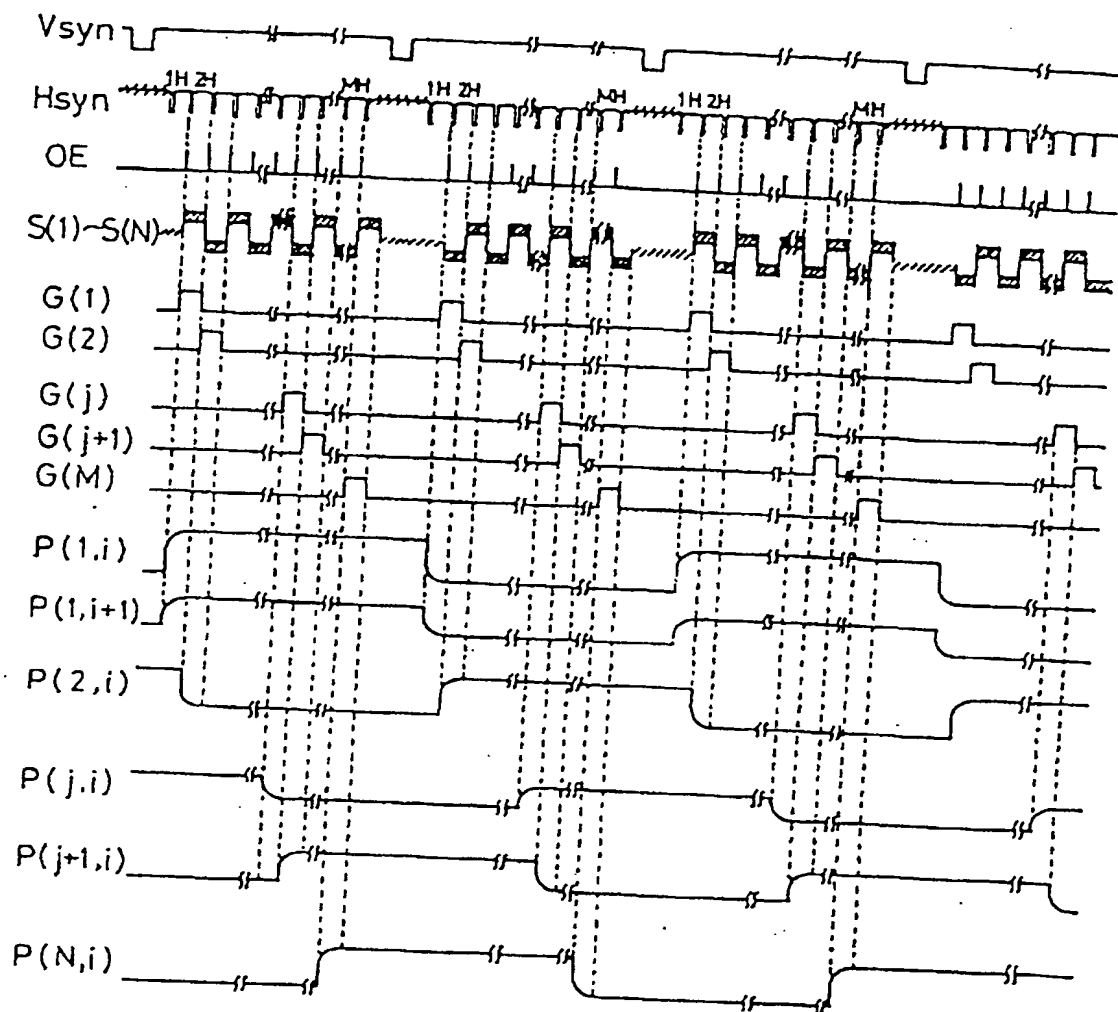


图 5

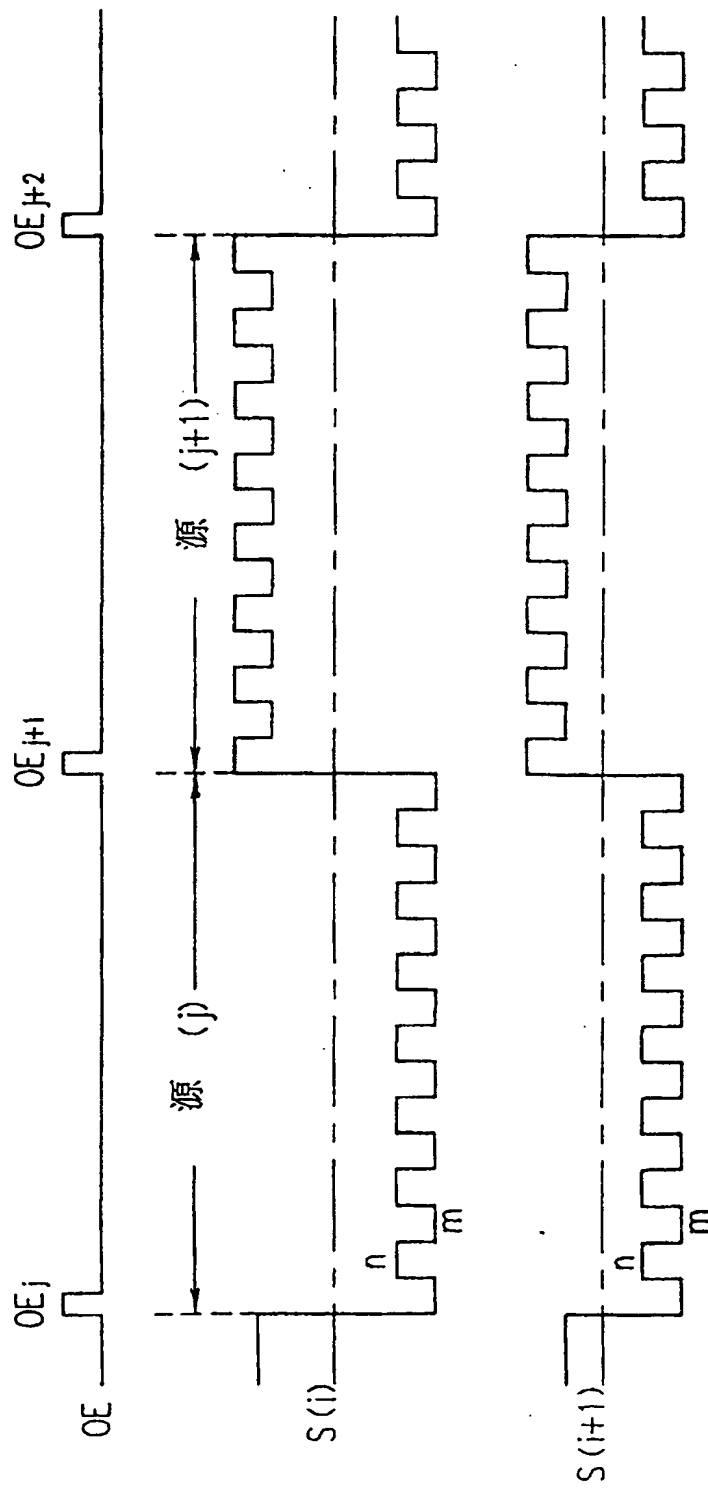


图 6

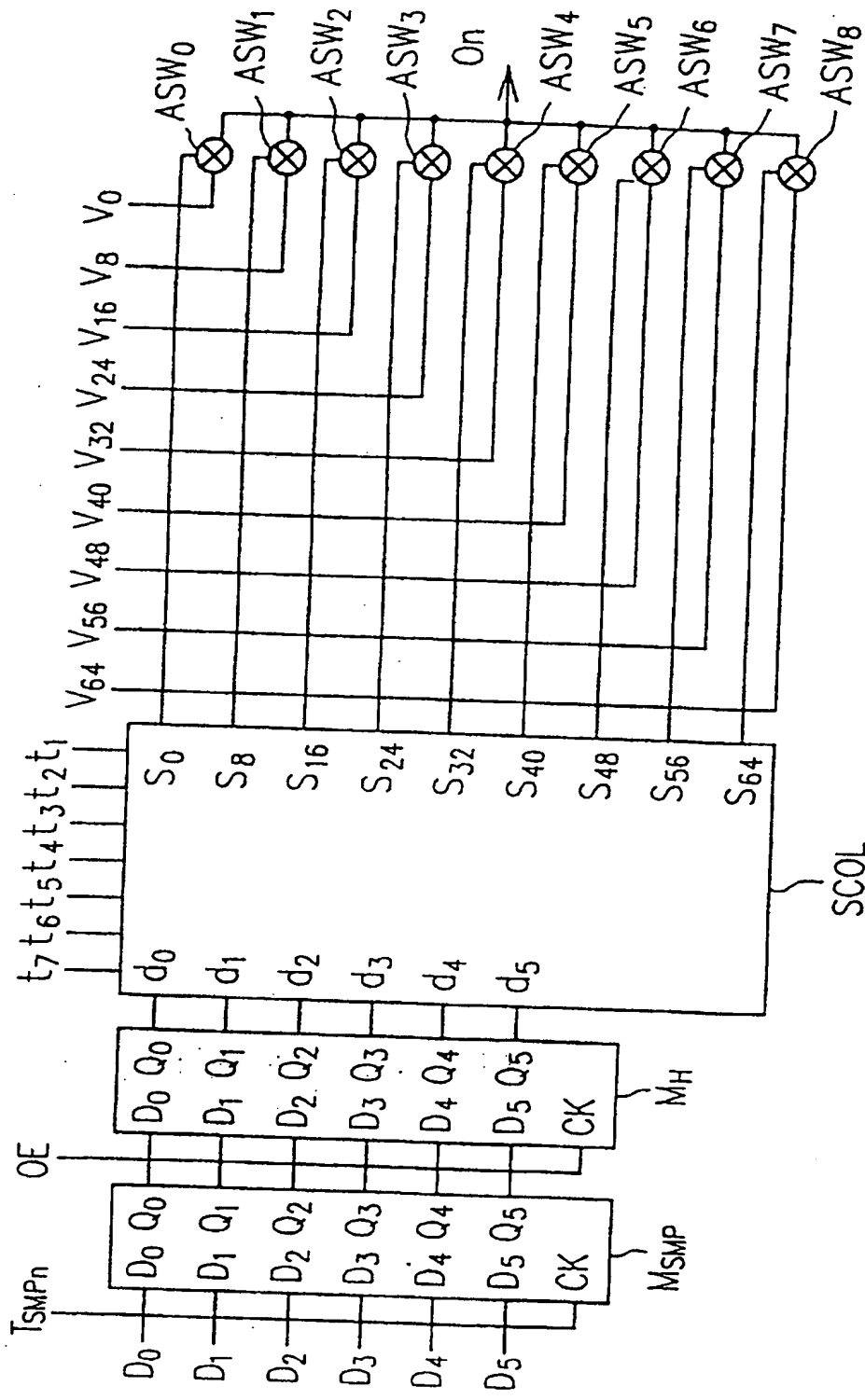


图 7

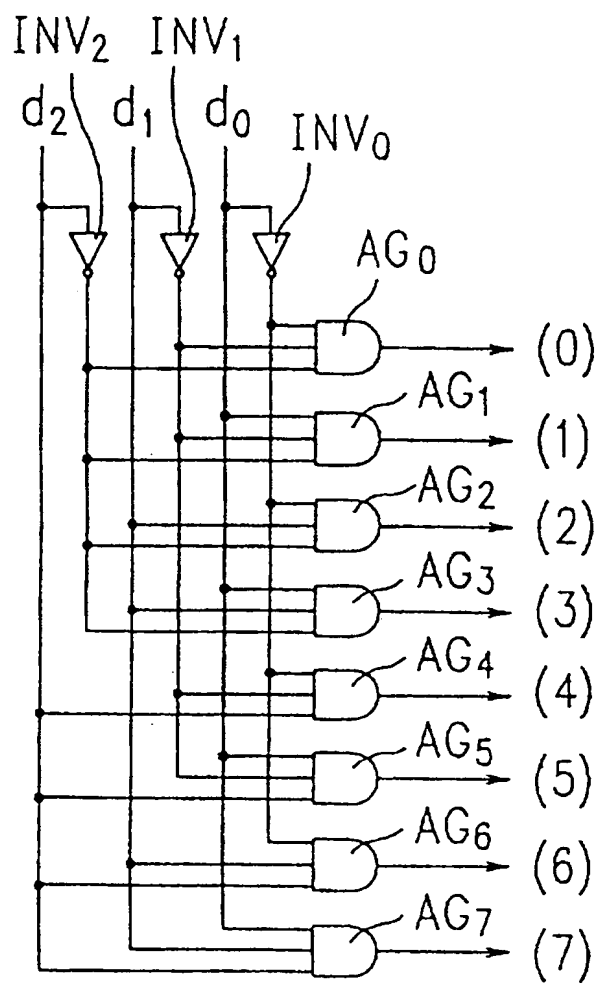
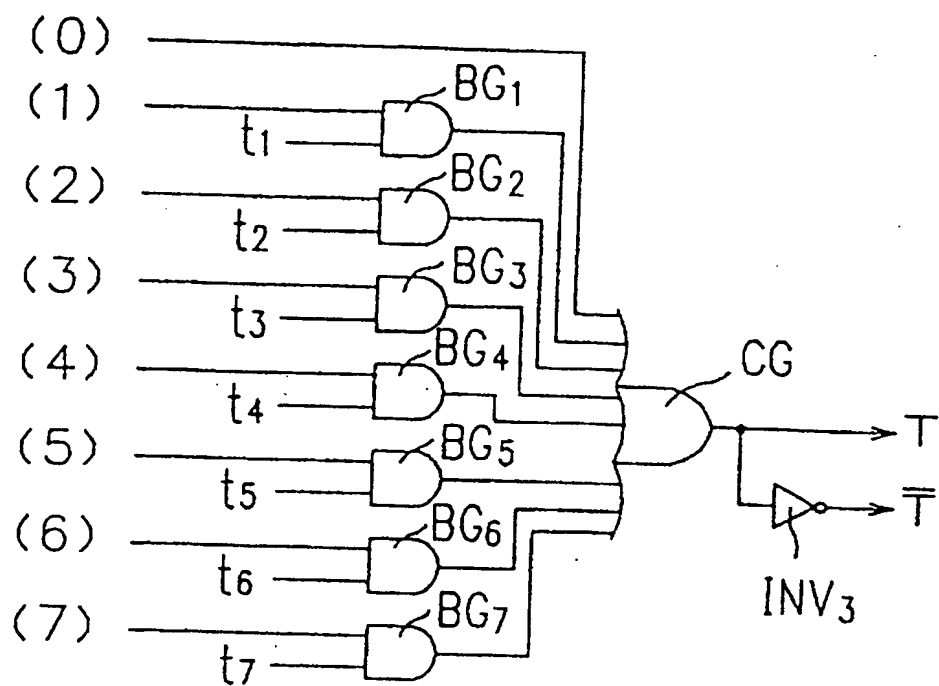
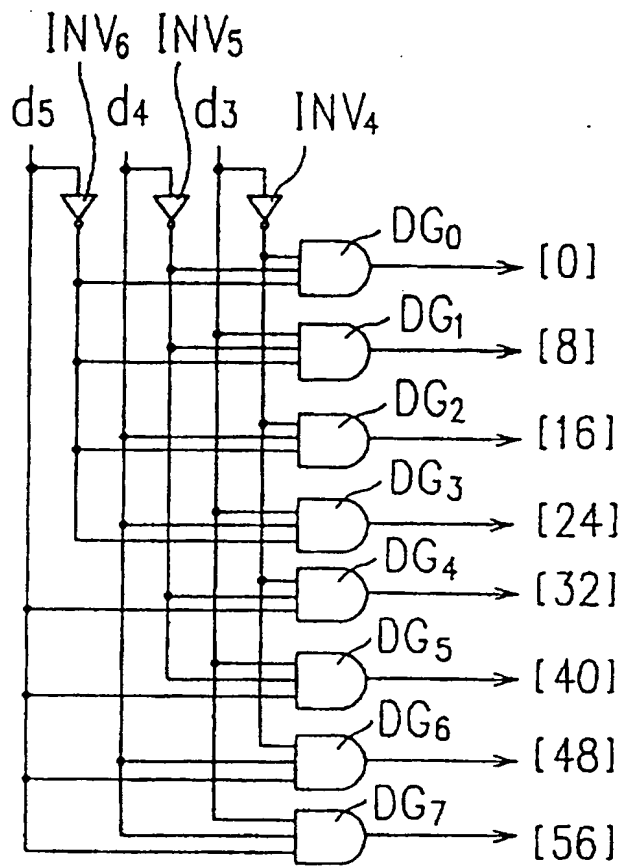


图 8



80

图 9



90

图 10

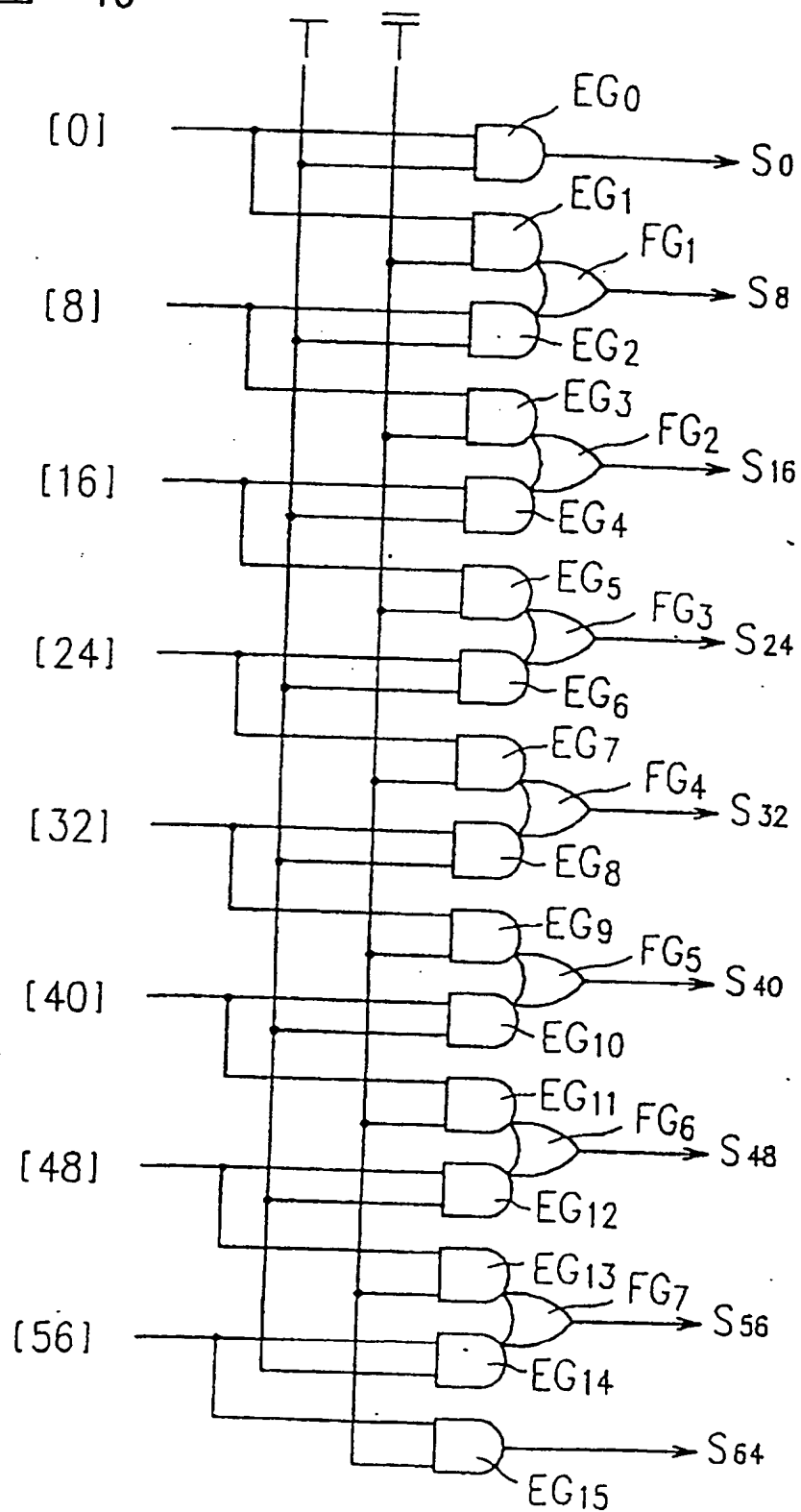


图 11

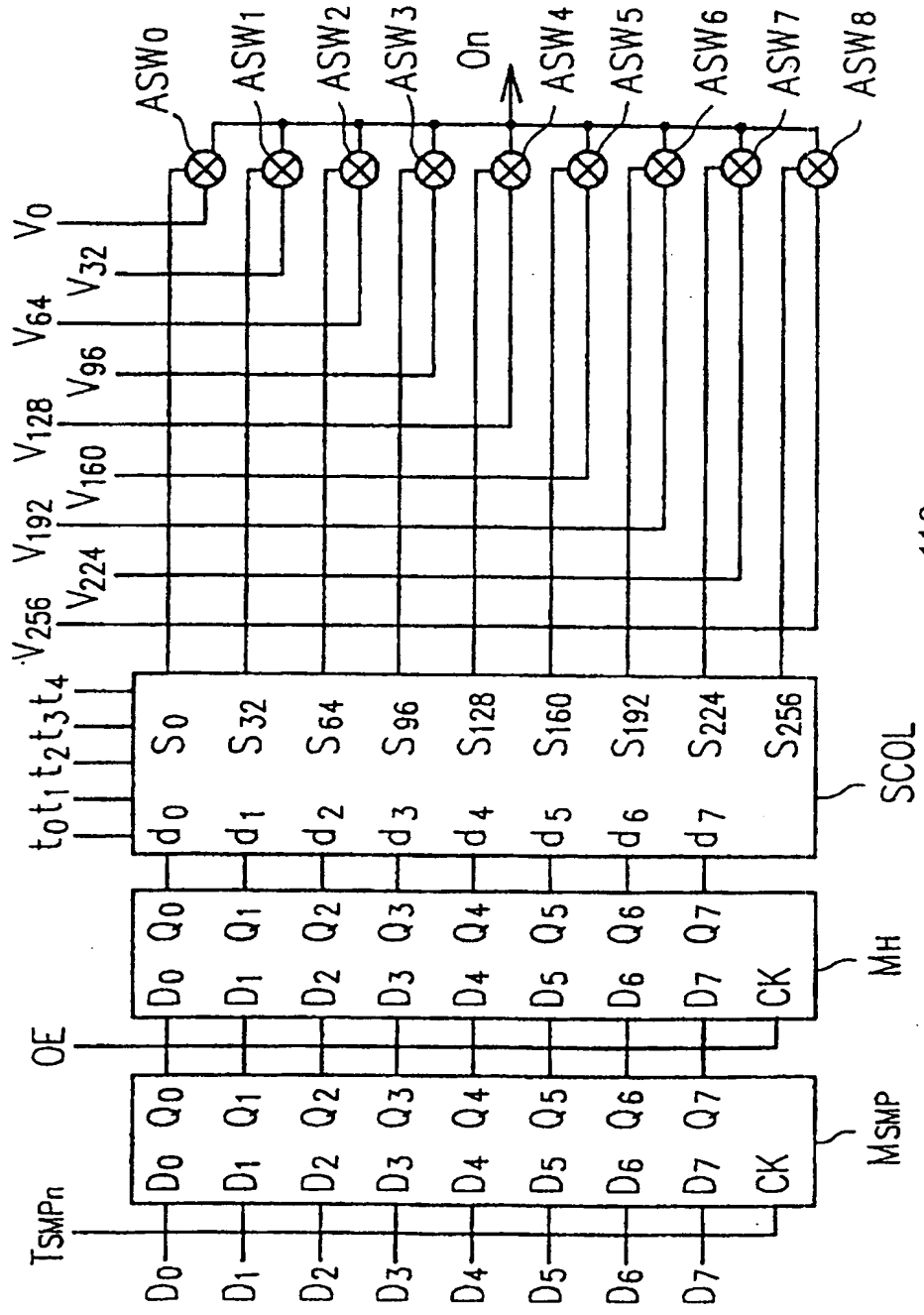
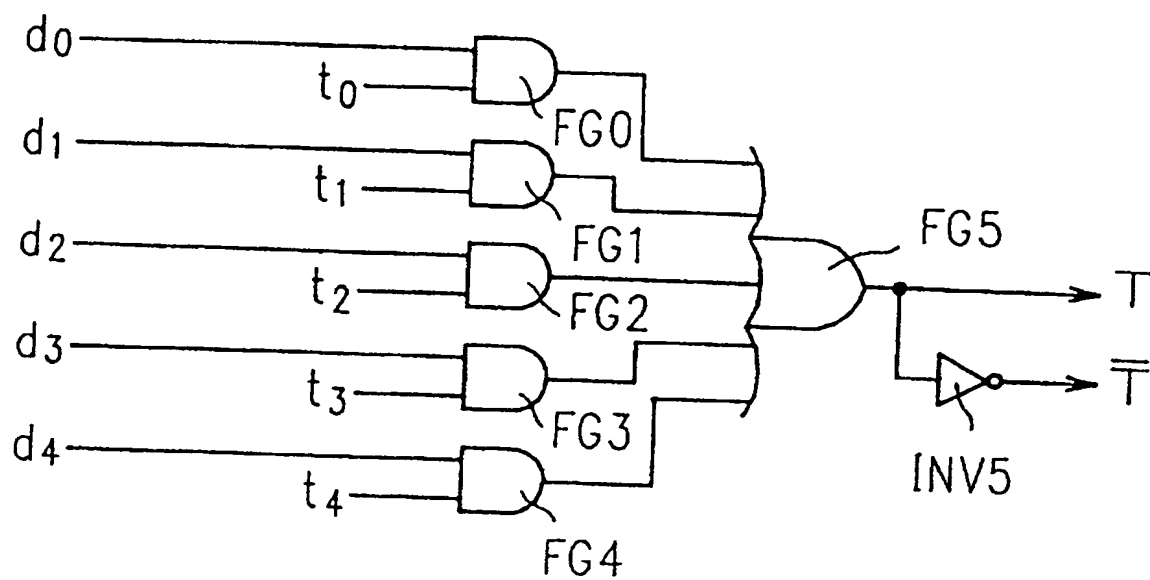


图 12



120

图 13

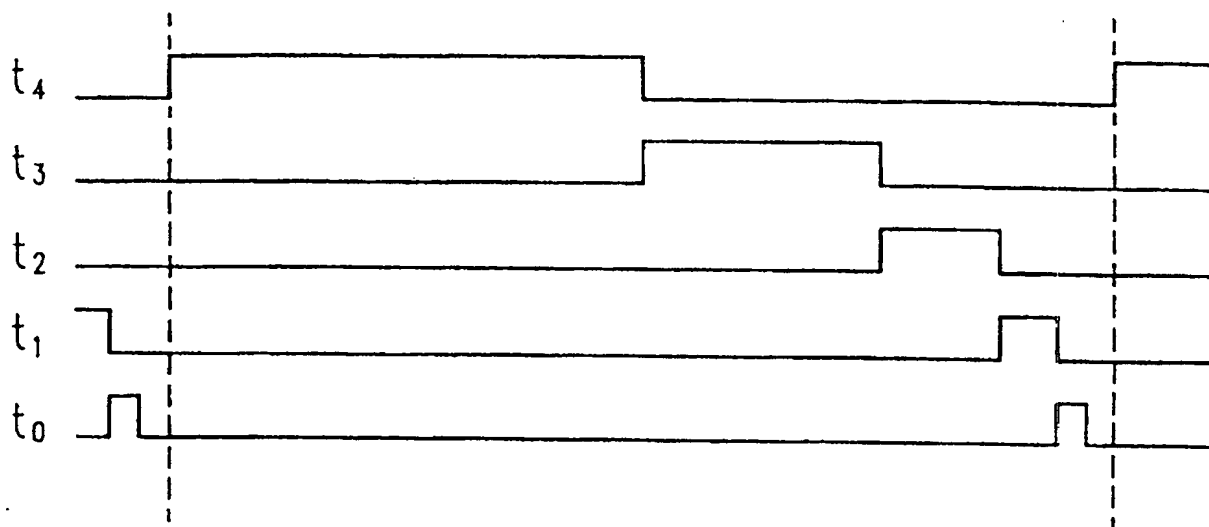


图 14

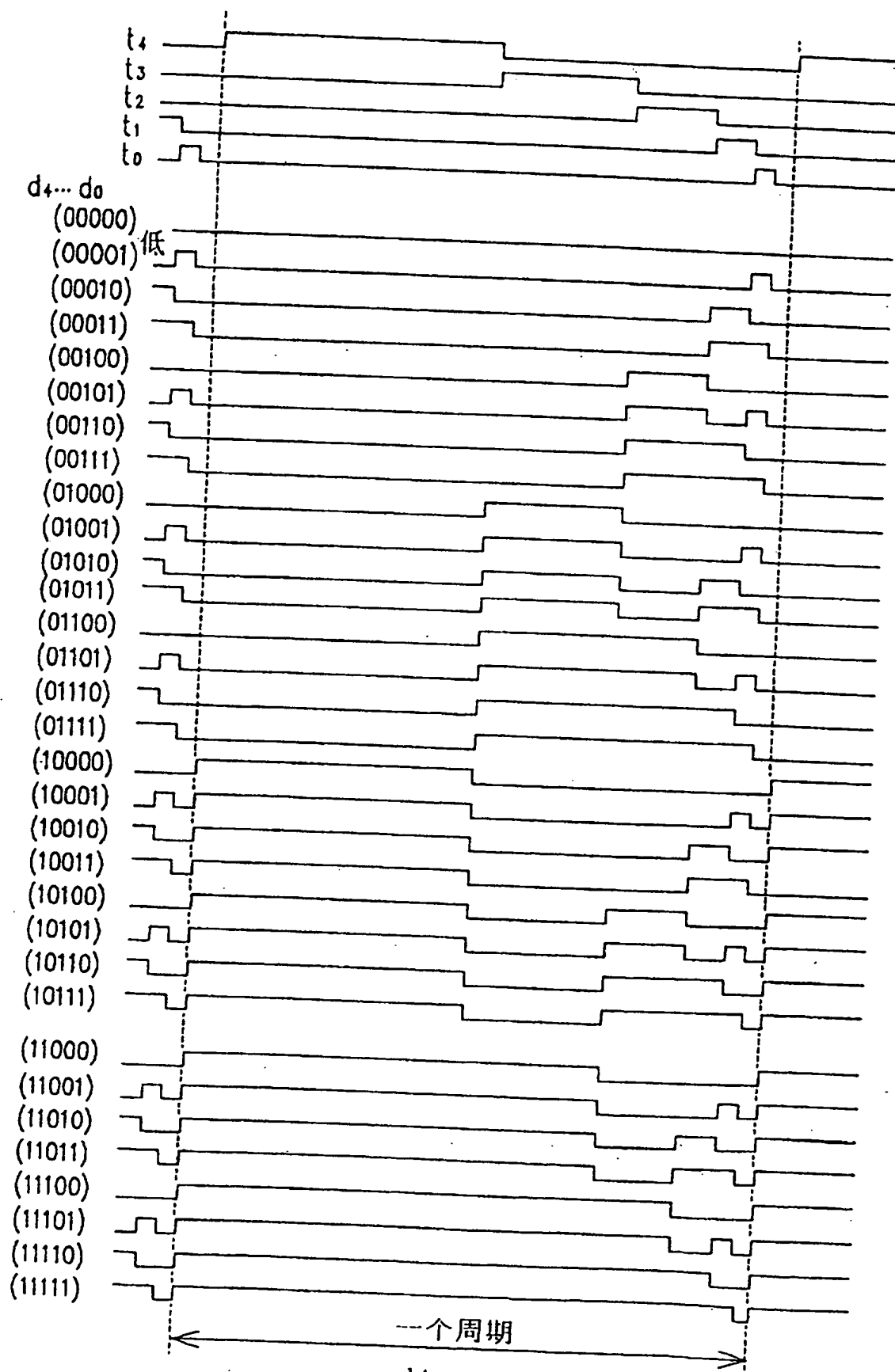
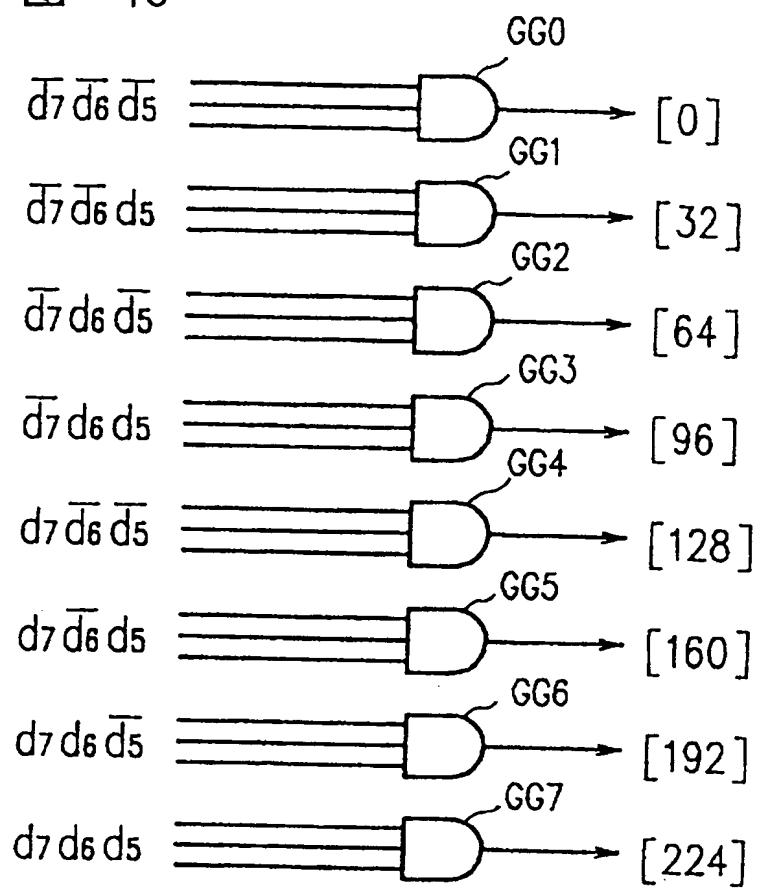
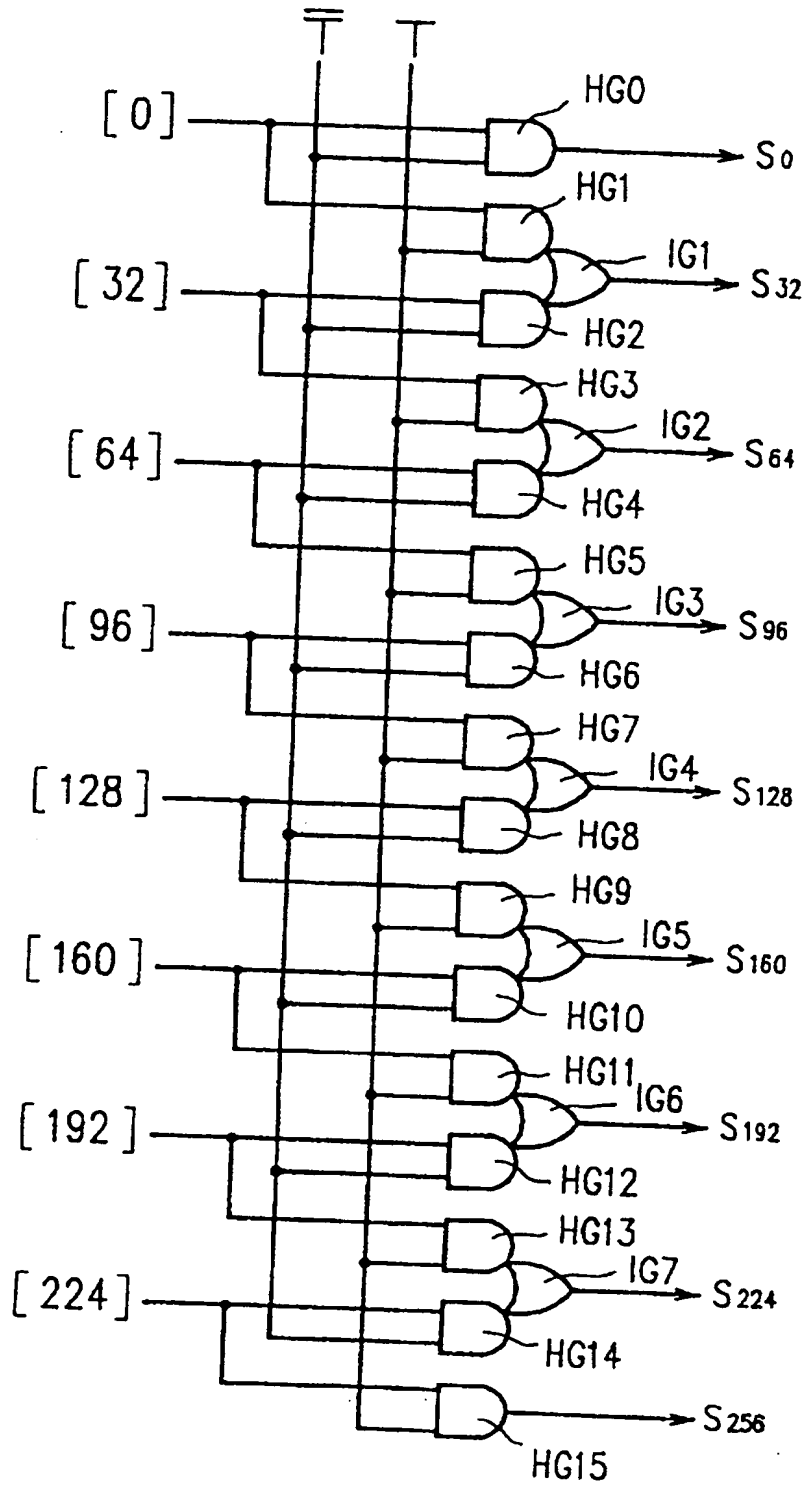


图 15



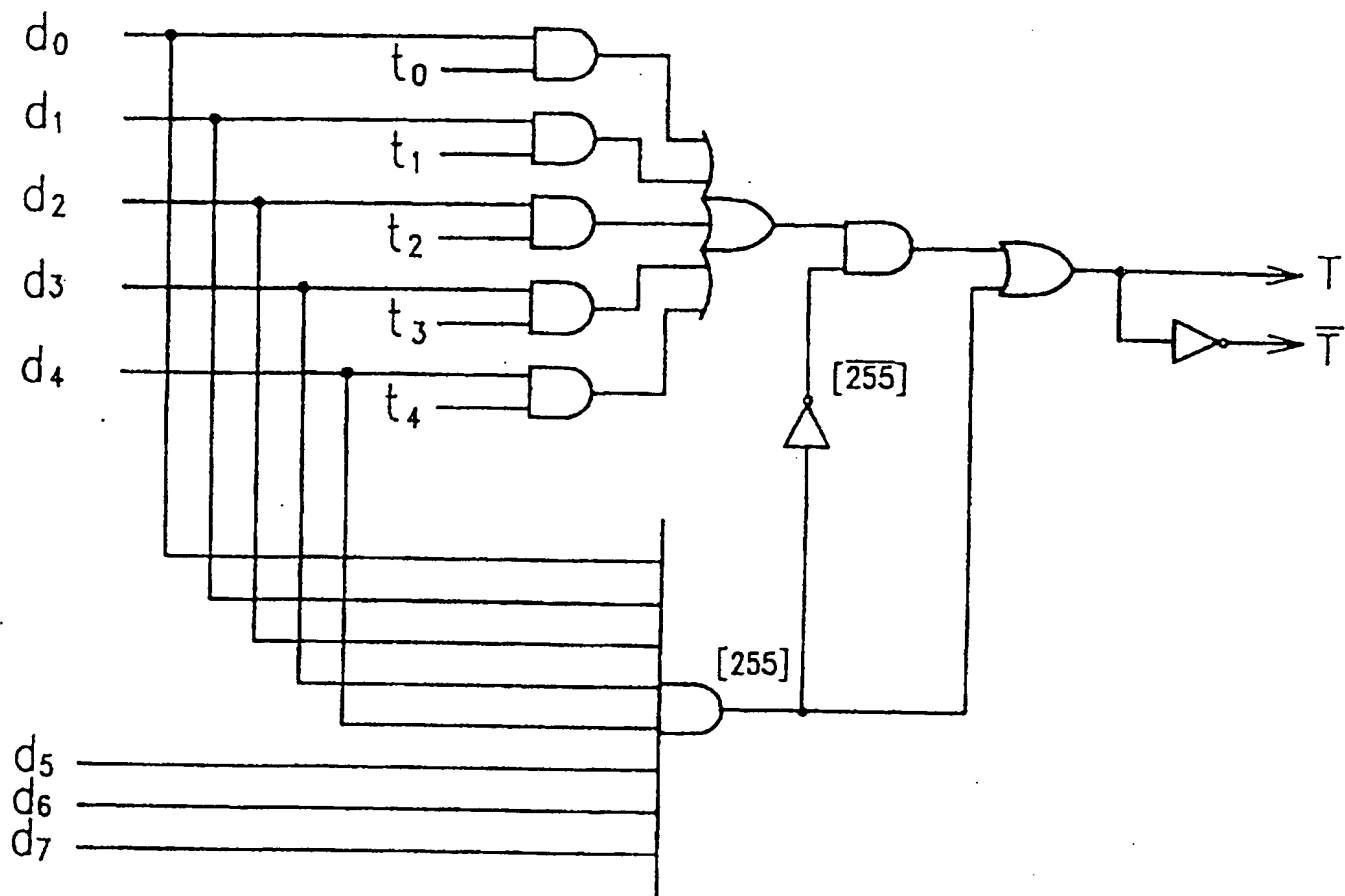
150

图 16



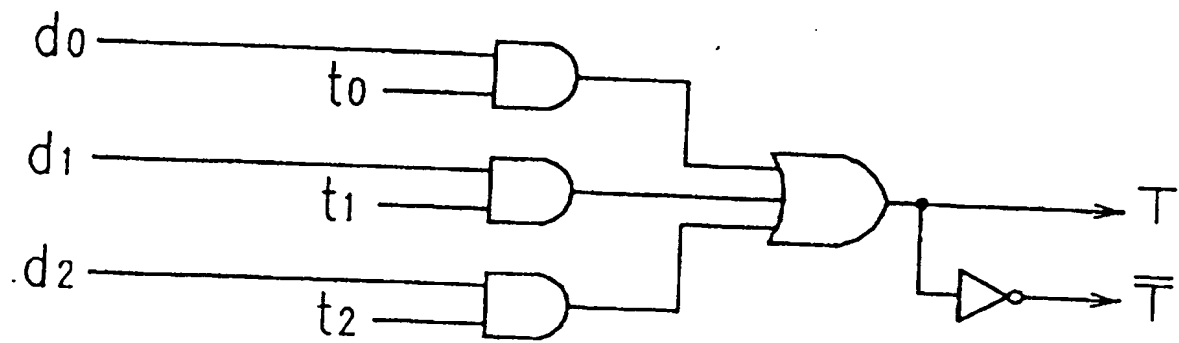
160

图 17



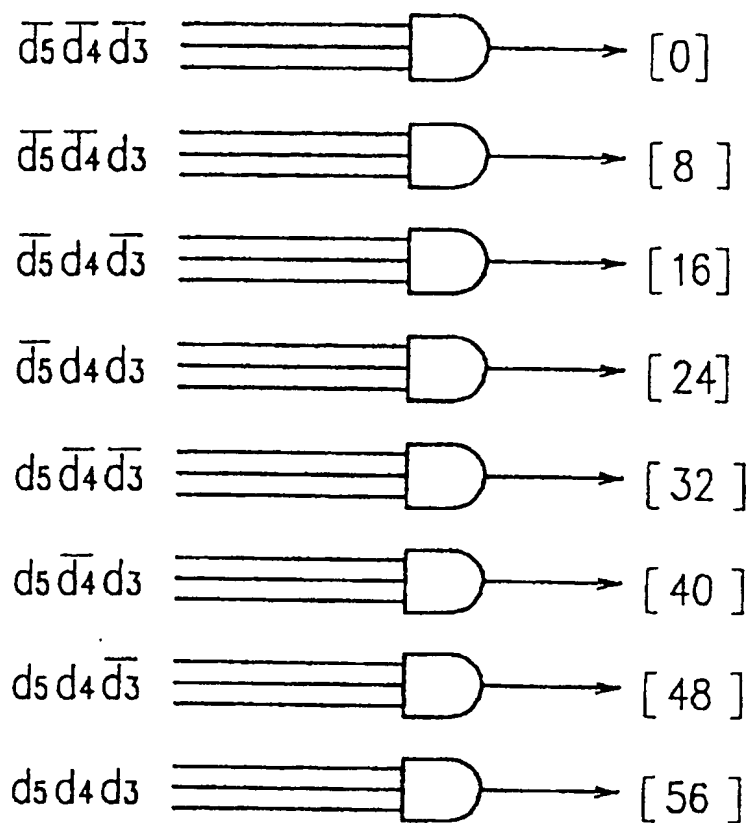
170

图 18



180

图 19



190

图 20

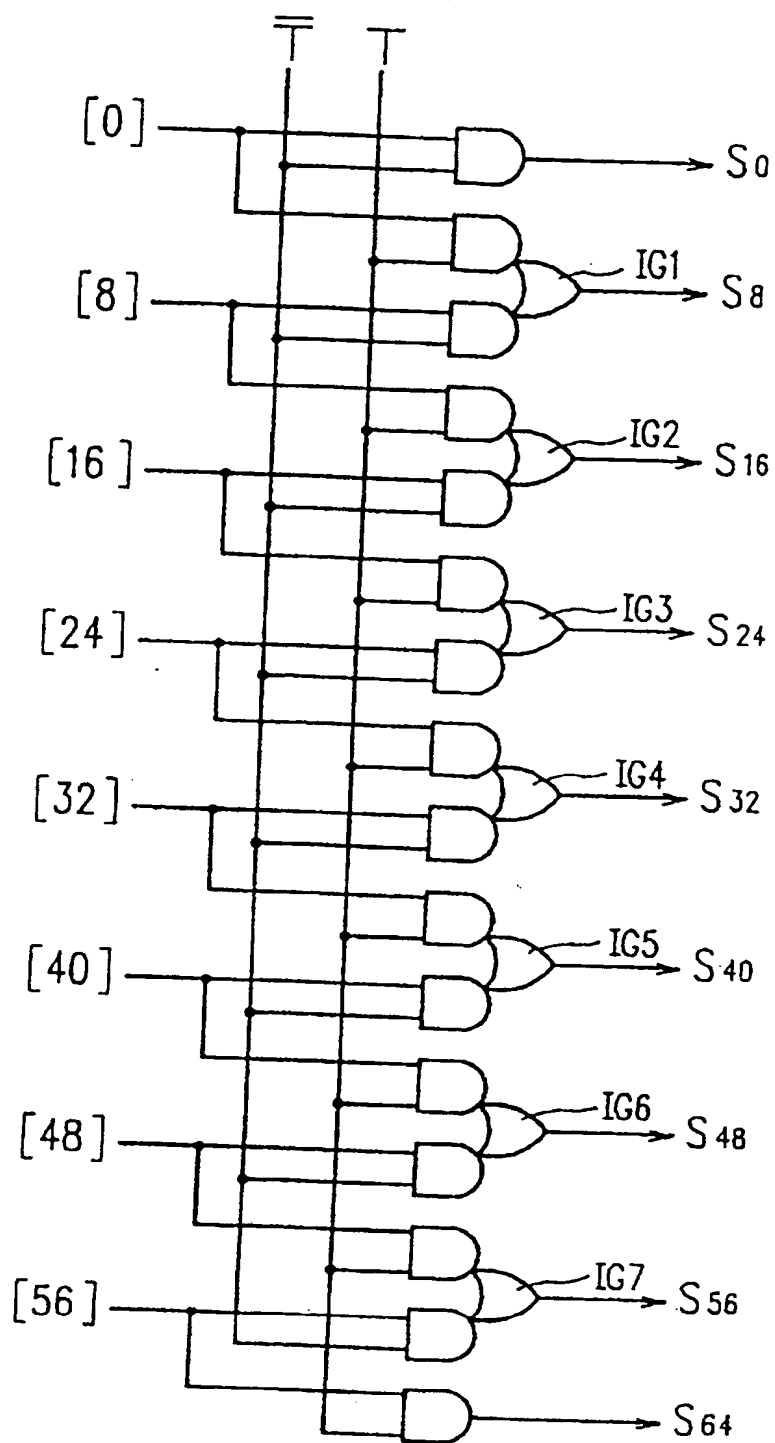
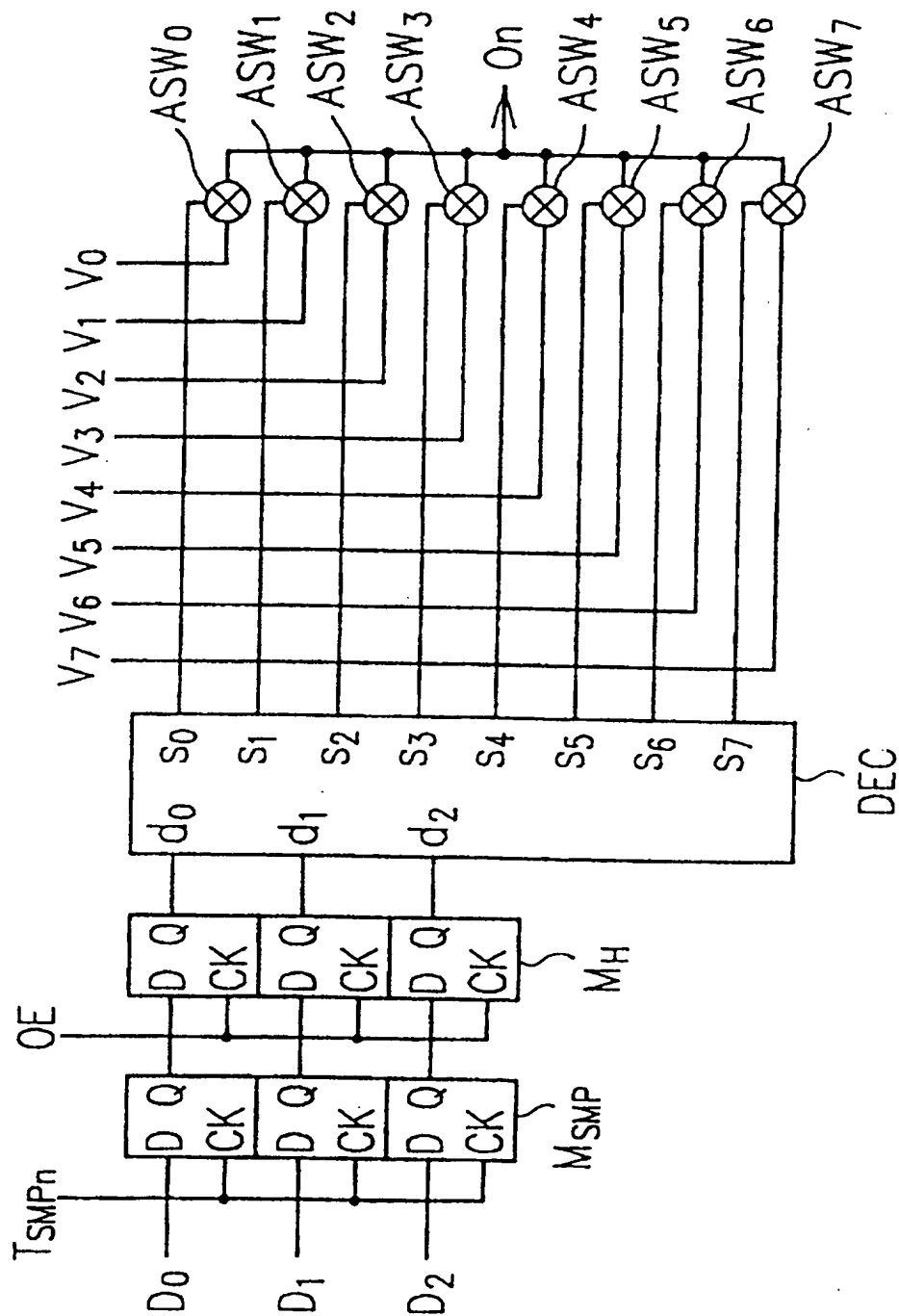


图 21

现有技术



210

图 22

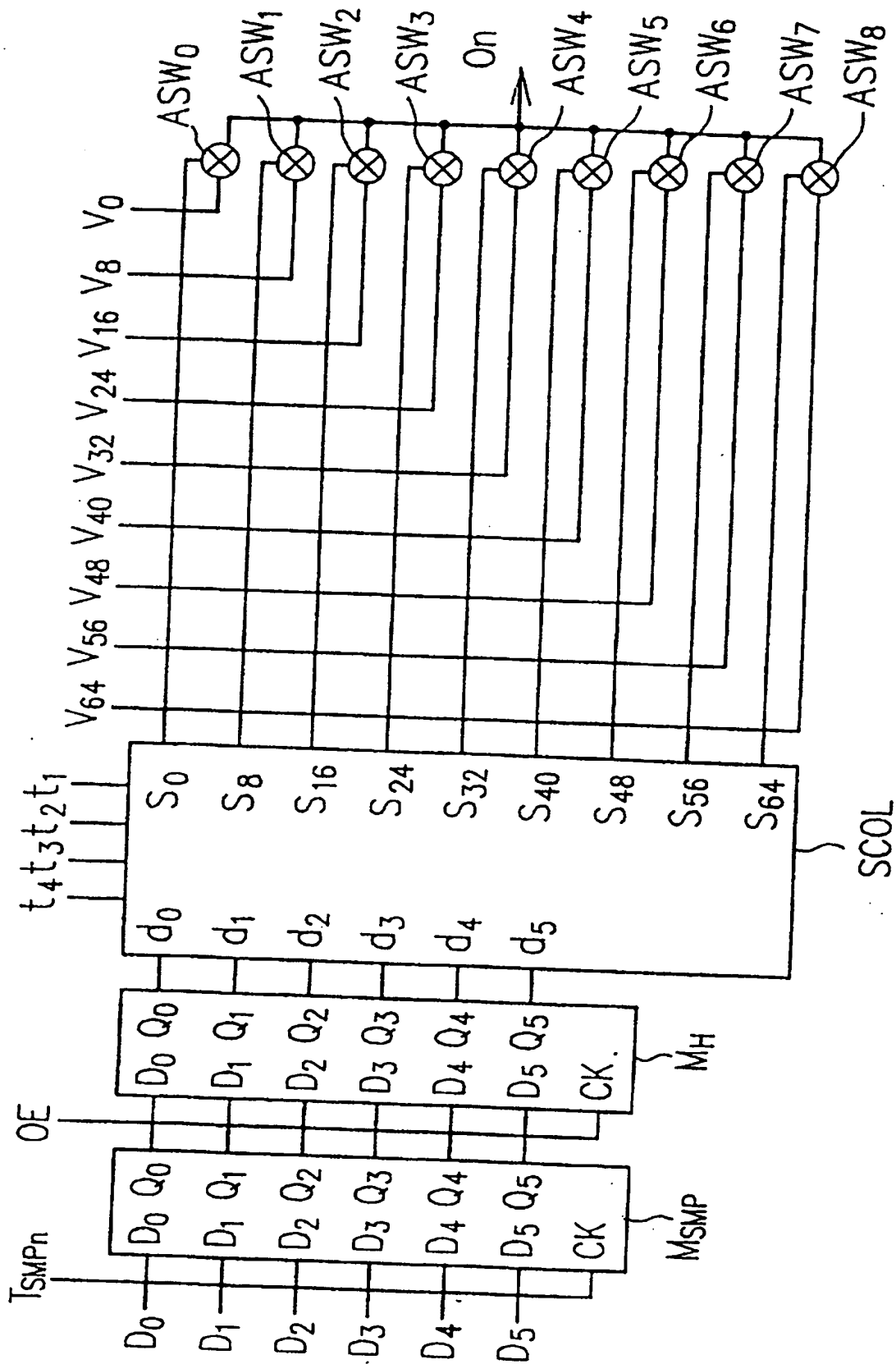


图 23

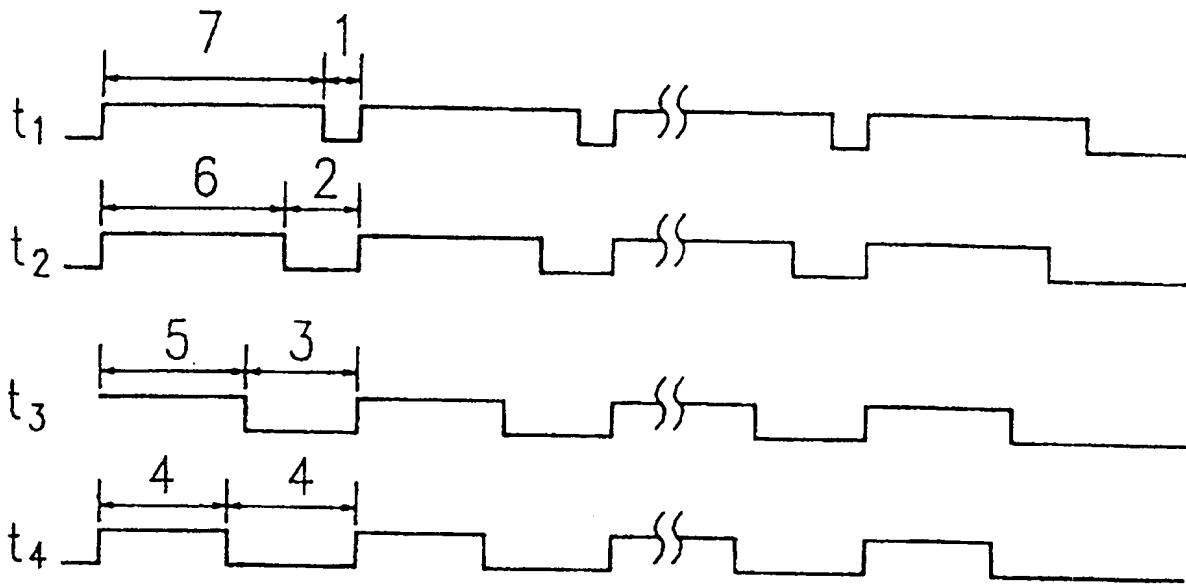


图 24

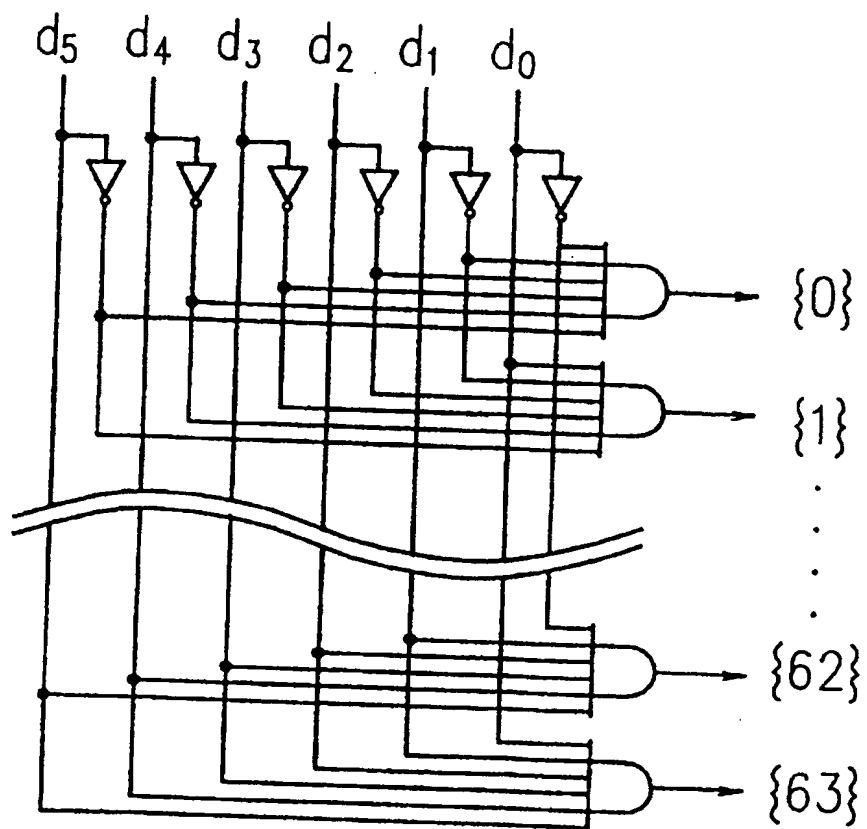


图 25

